

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-038696

(43)Date of publication of application : 07.02.1995

(51)Int.Cl.

H04N 1/00

(21)Application number : 05-183058

(71)Applicant : CANON INC

(22)Date of filing : 23.07.1993

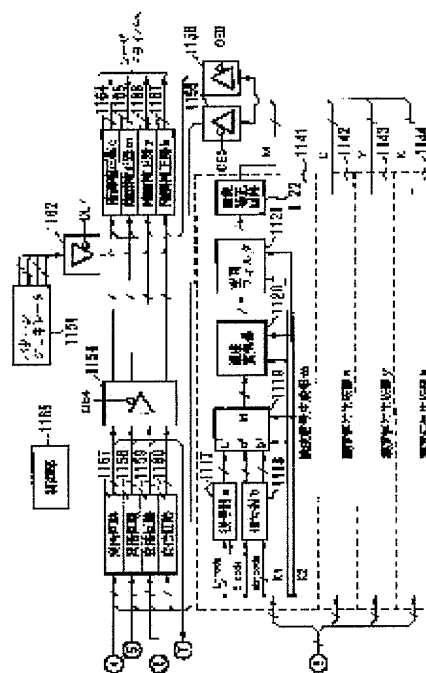
(72)Inventor : FUNADA MASAHIRO  
TAKAHASHI HIROYUKI  
KIKO MASAKAZU

## (54) IMAGE FORMING DEVICE AND SYSTEM

## (57)Abstract:

PURPOSE: To obtain an image forming device by correcting a picture signal based on a color test picture with equipment identification information added thereto so as to arrange the density when a picture of the same source from plural devices is outputted.

CONSTITUTION: When plural image forming devices are operated nearly simultaneously by a same picture signal for printing, a control section 1165 provided to a picture processing section of each image forming device prints out a color test picture added with equipment identification information representing the image forming device outputted from a pattern generator 1161. Then the correction value of gradation correction devices 1164-1167 is set based on the printed color test picture. Thus, the equipment information is added to the color test picture and the user allows the image forming device to read the color test picture without notifying from which image forming device outputs the color test picture and corrects the image forming device outputting the color test signal.



## LEGAL STATUS

[Date of request for examination] 24.07.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3507100

[Date of registration] 26.12.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-38696

(43)公開日 平成7年(1995)2月7日

(51) Int.Cl.<sup>6</sup>

H0 4 N 1/00

識別記号

106 C

室内整理番号

7232-5C

FI

### 技術表示箇所

審査請求 未請求 請求項の数 8 OL (全 38 頁)

(21)出願番号 特願平5-183058

(22)出願日 平成5年(1993)7月23日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 船田 正広

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 高橋 弘行

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 木虎 正和

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

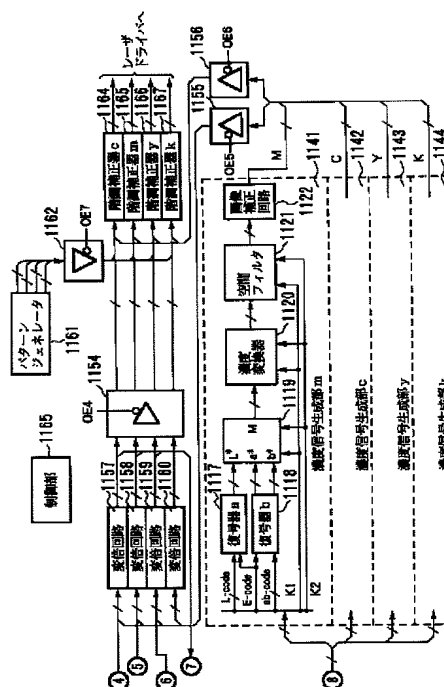
(74)代理人 弁理士 大塚 康德 (外1名)

(54) 【発明の名称】 画像形成装置およびシステム

(57) 【要約】

【目的】 複数の装置で同一ソースの画像を出力した場合その濃度や色味を揃えることができる画像形成装置を提供する。

【構成】 制御部 1165 は、パターンジェネレータ 1161 から出力されたテスト画像を印刷し、印刷されたテスト画像を読み取った画像信号に基づいて、階調補正器 1164～1167 の補正値を設定する。



## 【特許請求の範囲】

【請求項 1】 与えられたカラーテスト画像を表す画像信号とともに画像形成装置を特定するための情報を像形成することを特徴とする画像形成装置。

【請求項 2】 原稿の画像を読取って画像信号を出力する共通の読取手段と、  
カラーテスト画像を表す画像信号を出力するカラーテスト手段と、

前記読取手段または前記カラーテスト手段から出力された画像信号を補正する補正手段と、

前記カラーテスト画像を表す画像信号に応じた画像を記録媒体上に形成する複数の形成手段とを備え、

前記補正手段は前記形成手段で形成されたテスト画像を前記共通の読取手段で読取った画像信号に基づいて画像信号の補正値を設定することを特徴とする画像形成システム。

【請求項 3】 前記形成手段は前記カラーテスト画像とともに該形成手段を特定するための情報を前記記録媒体上に形成することを特徴とする請求項 2 記載の画像形成システム。

【請求項 4】 さらに、他の画像形成装置との間で信号のやり取りをするインタフェイス手段を前記読取手段と前記補正手段との間に備え、

前記インタフェイス手段は、  
前記読取手段から出力された画像信号を他の画像形成装置へ送信し、

他の画像形成装置から受信した画像信号を前記補正手段へ出力するとともに、該画像信号の送信元以外の他の画像形成装置へ該画像信号を送信することを特徴とする請求項 2 または請求項 3 に記載の画像形成システム。

【請求項 5】 前記補正手段は、前記形成手段の出力特性の補正が可能か否かを判定して、可能である場合は該出力特性の補正がなされるように画像信号を補正することを特徴とする請求項 2 から請求項 4 の何れかに記載の画像形成システム。

【請求項 6】 前記出力特性は形成される画像の濃度特性であることを特徴とする請求項 5 記載の画像形成システム。

【請求項 7】 前記出力特性は形成される画像の色味特性であることを特徴とする請求項 5 記載の画像形成システム。

【請求項 8】 前記補正手段は、他の画像形成装置で形成されたテスト画像を前記読取手段で読取った画像信号に基づいて画像信号の補正値を得て、前記インタフェイス手段を介して該他の画像形成装置へ該補正値を送信することを特徴とする請求項 2 から請求項 7 の何れかに記載の画像形成システム。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は画像形成装置および、例

えば複数の画像形成装置を接続して各装置から同一のフルカラー画像を略同時に出力する画像形成システムに関するものである。

## 【0002】

【従来の技術】 複数の画像形成装置を接続し、これらの画像形成装置で同一供給源からの画像を形成するシステムは、日本特許公開公報「特開昭59-189769」に記載された装置などが知られている。

## 【0003】

10 【発明が解決しようとする課題】 しかし、上記従来例においては、次のような問題点があった。すなわち、それぞれの画像形成装置が出力する画像のすべてを、同一の濃度にするような制御はなされていなかったため、同一の画像ソースにも関わらず、画像形成装置それぞれの状態によって、出力された画像それぞれの濃度が異なるという欠点があった。

20 【0004】 さらに、複数のカラー画像形成装置を接続したシステムの場合は、出力された画像それぞれの濃度が異なるだけでなく、その色味も異なってしまうという問題が発生する。

## 【0005】

【課題を解決するための手段】 本発明は、前記の課題を解決することを目的としたもので、前記の課題を解決する一手段として、以下の構成を備える。すなわち、与えられたカラーテスト画像を表す画像信号とともに画像形成装置を特定するための情報を像形成することを特徴とする。

30 【0006】 また、原稿の画像を読取って画像信号を出力する共通の読取手段と、カラーテスト画像を表す画像信号を出力するカラーテスト手段と、前記読取手段または前記カラーテスト手段から出力された画像信号を補正する補正手段と、前記カラーテスト画像を表す画像信号に応じた画像を記録媒体上に形成する複数の形成手段とを備え、前記補正手段は前記形成手段で形成されたテスト画像を前記共通の読取手段で読取った画像信号に基づいて画像信号の補正値を設定することを特徴とする。

## 【0007】

【作用】 以上の構成によって、テスト画像を読取った画像信号に基づいて画像信号の補正値を設定する画像形成システムを提供でき、例えば、複数の画像形成装置で同一ソースの画像を出力した場合その濃度や色味を揃えることができる。

## 【0008】

【実施例】 以下、本発明にかかる一実施例の画像形成装置およびシステムを図面を参照して詳細に説明する。なお、以下の説明では、好ましい実施例としてフルカラー複写機のシステムを説明するが、本発明はこれに限るものではなく、本発明の要旨を逸脱しない範囲において、種々なる態様で実施しうることは勿論である。

【0009】 【装置概要説明】 図 2 は本実施例のシステ

ム構成例を示す図である。同図において、1～4はそれぞれフルカラー複写機（以下単に「複写機」という）であり、5～7は複写機と複写機とを相互に接続するインタフェースケーブルである。

【0010】これらの複写機は、それぞれイメージスキャナとカラー画像出力部で構成され、それぞれ単体の複写機として動作する（以下「スタンドアローン」という）ほか、ある複写機が読取った原稿の画像信号を他の複写機へ送信することで、複数台の複写機で該原稿の画像を略同時に出力する（以下「重連」という）ことができる。

【0011】図4は図2に示した複写機の概観図である。1201は原稿台ガラスで、読取られるべき原稿1202が置かれる。原稿1202は照明1203により照射され、原稿1202からの反射光は、ミラー1204～1206を経て、光学系1207によりCCD1208上に像が結ばれる。さらに、モータ1209により機械的に、ミラー1204、照明1203を含むミラーユニット1210は速度Vで、ミラー1205、1206を含む第2ミラーユニット1211は速度V/2でそれぞれ駆動され、原稿1202の全面が走査される。

【0012】1212は画像処理部で、読取った画像を電気信号として処理して、印刷信号として出力する部分である。1213～1216は半導体レーザで、画像処理部1212より出力された印刷信号により駆動され、それぞれの半導体レーザによって発光されたレーザ光は、ポリゴンミラー1217～1220によって、感光ドラム1225～1228上に潜像を形成する。1221～1224は、K、Y、C、Mのトナーによって、それぞれ潜像を現像するための現像器で、現像された各色のトナーは記録紙に転写され、フルカラーの印刷出力がなされる。

【0013】記録紙カセット1229～1231および手差しトレイ1232の何れかから給紙された記録紙 \*

\*は、レジストローラ1233を経て、転写ベルト1234上に吸着され搬送される。給紙のタイミングと同期して、予め感光ドラム1228～1225には、各色のトナーが現像されていて、記録紙の搬送とともにトナーが記録紙に転写される。

【0014】各色のトナーが転写された記録紙は、転写ベルト1234から分離搬送され、定着器1235によってトナーが定着され、排紙トレイ1236へ排紙される。

【画像信号の流れ】図1A、1Bは画像処理部1212の構成例を示すブロック図である。1101～1103はそれぞれR、G、BのCCDセンサで、センサ1101～1103の出力は、アナログ増幅器1104～1106で増幅され、A/D変換器1107～1109により、それぞれデジタル信号に変換される。1110～1111はディレイ素子で、センサ1101～1103の間の、空間的ずれを補正するものである。

【0015】1163はインタフェース回路で、他の複写機との間で画像データのやり取りを行い、ある複写機が読取った原稿の画像データを複数の複写機で出力する際に用いるものである。つまり、インタフェース回路1163は、CCD1208で読取った画像信号を、後段の画像処理回路に送るとともに、インタフェースケーブル5～7で接続された他の複写機へ送ったり、逆に、他の複写機からの画像信号を受取って後段の画像処理回路へ送る制御を行う。

【0016】1151～1156および1162はトライステイトゲートで、不図示のCPUから送られてくる信号OE1～OE7が‘0’のとき、それぞれの入力信号を通過させる。表1に変倍処理内容と信号OE1～OE6の関係の一例を示す。

【0017】

【表1】

	通常のコピー動作時		テストパターン 出力時
	拡大処理の場合	縮小処理の場合	
OE1	0	1	1
OE2	1	0	1
OE3	0	1	1
OE4	1	0	1
OE5	1	0	1
OE6	0	1	1
OE7	1	1	0

1157～1160はそれぞれ変倍回路で、自分自身もしくは接続された他の複写機から送られてきた画像信号を主走査方向に変倍する。

【0018】1112は色空間変換器で、RGB信号

を、明度信号 $L^*$ と色度信号 $a^*$ および $b^*$ に変換するものである。ここで $L^* a^* b^*$ 信号は、CIEで規定される均等色空間を表す信号である。 $L^* a^* b^*$ 信号は次式で表される。

$$\begin{matrix} 5 \\ \begin{bmatrix} L^* \\ a^* \\ b^* \end{bmatrix} \end{matrix} = \begin{matrix} \begin{bmatrix} 0 & \alpha_{12} & 0 \\ \alpha_{21} & \alpha_{23} & 0 \\ 0 & \alpha_{32} & \alpha_{33} \end{bmatrix} \end{matrix} \begin{matrix} \begin{bmatrix} (X/X0)^{1/3} \\ (Y/Y0)^{1/3} \\ (Z/Z0)^{1/3} \end{bmatrix} \end{matrix} + \begin{matrix} \begin{bmatrix} \alpha_{14} \\ 0 \\ 0 \end{bmatrix} \end{matrix} \quad \dots (1)$$

ただし、 $\alpha_{ij}$ ,  $X0$ ,  $Y0$ ,  $Z0$ は定数

上式の $X$ ,  $Y$ ,  $Z$ は、 $R$   $G$   $B$ 信号を演算して生成される信号で、次式により表される。

【0019】

$$\begin{matrix} \begin{bmatrix} X \\ Y \\ Z \end{bmatrix} \end{matrix} = \begin{matrix} \begin{bmatrix} \beta_{11} & \beta_{12} & \beta_{13} \\ \beta_{21} & \beta_{22} & \beta_{23} \\ \beta_{31} & \beta_{32} & \beta_{33} \end{bmatrix} \end{matrix} \begin{matrix} \begin{bmatrix} R \\ G \\ B \end{bmatrix} \end{matrix} \quad \dots (2)$$

ただし、 $\beta_{ij}$ は定数

1113は符号器 $a$ で、明度信号 $L^*$ を例えば $4 \times 4$ 画素ブロック単位で符号化して、符号信号 $L$ -codeと、該画素ブロックがエッジ部であるか否かを示す属性信号 $E$ -codeとを出力する。1114は符号器 $b$ で、色度信号 $a^*$ ,  $b^*$ を例えば $4 \times 4$ 画素ブロック単位で符号化して符号信号 $ab$ -codeを出力する。詳細は後述するが、ここで特徴的なことは、明度符号信号 $L$ -codeおよび色度符号信号 $ab$ -codeは、属性信号 $E$ -codeに応じてそれぞれ異なる符号長をとるが、それぞれの符号長の和は、属性信号 $E$ -codeに依らず常に一定で、 $L$ -code,  $ab$ -code,  $E$ -codeの総和は例えば64ビットになる。

【0020】一方、1115は特徴抽出回路で、当該画素に対して二種類の特徴の有無を検出する。第1の特徴は黒画素で、黒画素検出回路1115-1で、当該画素が黒画素であるか否かの判定信号 $K1'$ を発生する。さらに信号 $K1'$ は $4 \times 4$ エリア処理回路1115-3に入力されて、 $4 \times 4$ 画素ブロック内が黒画素エリアであるか否かの判定信号 $K1$ になる。

【0021】第2の特徴は文字画素で、文字領域検出回路1115-2で、当該画素が文字画素であるか否かの判定信号 $K2'$ を発生する。さらに信号 $K2'$ は、 $4 \times 4$ エリア処理回路1115-4に入力され、 $4 \times 4$ 画素ブロック内が文字領域であるか否かの判定信号 $K2$ になる。1116は画像メモリで、明度符号信号 $L$ -code、色度符号信号 $ab$ -code、属性信号 $E$ -code、特徴の抽出結果である判定信号 $K1$ および $K2$ を蓄える。

【0022】1141~1144はそれぞれ $M$ ,  $C$ ,  $Y$ ,  $K$ 用の濃度信号生成部で、1141~1144は略同様の構成をとる。1117は明度情報の復号器 $a$ で、画像メモリ1116より読出された $L$ -codeと $E$ -codeから信号 $L^*$ を復号し、1118は色度情報の復号器 $b$ で、画像メモリ1116より読出された $ab$ -codeと $E$ -codeから信号 $a^*$ ,  $b^*$ を復号する。1119は色空間変換器で、復号された信号 $L^*$ ,  $a^*$ ,  $b^*$ を、トナー現像色である $M$ ,  $C$ ,  $Y$ ,  $K$ の各色成分へ変換する。1120は濃度変換器で、例えば

ROMまたはRAMのルックアップテーブル（以下「 $LUT$ 」という）で構成される。1121は空間フィルタで、出力画像の空間周波数の補正を行う。1122は画像補正回路で、復号された画像データを補正する。

10 【0023】また、1161はパターンジェネレータで、複写機を校正する場合に一定のパターンを出力する。1164~1167はそれぞれ階調補正器で、例えばRAMの $LUT$ で構成され、画像出力装置の出力特性を補正する。1165は制御部で、ワークRAM, プログラムを格納するROMおよびそのプログラムを実行するマイクロコンピュータなどから構成され、該プログラムに従って上述の各構成を制御する。

【0024】本実施例においては、拡大複写または縮小複写によって、画像信号の流れが多少異なるので、それぞれの場合における画像信号の流れを以下に説明する。

〔拡大処理の場合〕図6(a)に示す原稿を、図6(b)に示すように拡大処理する場合は、符号化（圧縮）処理の前段で変倍処理を行う。そのため表1に示したように、OE1, OE3, OE6の三つの信号にそれぞれ「0」がセットして、トライステイトゲートのうち1151, 1153, 1156をスルーにし、他は無効にする。

【0025】その結果、インタフェース回路1158から出力されたRGB画像信号は、まずトライステイトゲート1151を経て、変倍回路1157~1159で拡大処理される。なお、変倍処理回路の動作は公知であり、詳細な説明は省略する。次に、拡大処理されたRGB画像信号は、トライステイトゲート1153を経て、色空間変換器1112および特徴抽出回路1115へ送られ、符号器1113, 1114によって符号化され、特徴抽出回路1115でその特徴が抽出される。その結果、画像符号信号 $L$ -code,  $ab$ -codeおよび特徴信号 $K1$ ,  $K2$ は、画像メモリ1116に送られて保持される。

【0026】画像メモリ116から読出された符号は、それぞれ $M$ ,  $C$ ,  $Y$ ,  $K$ 用の濃度信号生成部1141~1144で濃度画像信号として復号（伸張）され、トライステイトゲート1156および階調補正器1164~1167を経て、それぞれ $M$ ,  $C$ ,  $Y$ ,  $K$ 用のレーザドライバへ送られる。

〔縮小処理の場合〕図6(a)に示す原稿を、図6(c)に示すように縮小処理を行う場合は、符号化（圧縮）処理の前段で変倍処理を行う。そのため表1に示したように、OE2, OE4, OE5の三つの信号にそれぞれ「0」をセットして、トライステイトゲートのうち1152, 1154, 1155をスルーにし、他は無効にする。

【0027】その結果、インタフェース回路1158よ

りのRGB画像信号は、まずトライステイトゲート1152を経て、色空間変換器1112および特徴抽出回路1115へ送られ、符号器1113、1114によって符号化され、特徴抽出回路1115でその特徴が抽出される。その結果、画像符号信号L-code、ab-codeおよび特徴信号K1、K2は、画像メモリ1116に送られて保持される。

【0028】画像メモリ116から読出された符号は、それぞれM、C、Y、K用の濃度信号生成部1141～1144で濃度画像信号として復号（伸張）され、トライステイトゲート1155を経て、変倍回路1157～1160へ入力されて縮小処理される。次に、縮小処理されたCMYK信号は、トライステイトゲート1154および階調補正器1164～1167を経て、それぞれM、C、Y、K用のレーザドライバへ送られる。

【0029】[明度情報符号器] 図14は明度情報 $L^*$ を符号化する符号器a1113の詳細を示すブロック図である。また、図33はそのタイミングチャート例を示し、図15、16は明度情報符号化の概念を示す図である。なお、画像データの符号化（圧縮）は、例えば図2\*20

$$\begin{bmatrix} Y11 & Y12 & Y13 & Y14 \\ Y21 & Y22 & Y23 & Y24 \\ Y31 & Y32 & Y33 & Y34 \\ Y41 & Y42 & Y43 & Y44 \end{bmatrix} = (1/4) \cdot H^T \begin{bmatrix} X11 & X12 & X13 & X14 \\ X21 & X22 & X23 & X24 \\ X31 & X32 & X33 & X34 \\ X41 & X42 & X43 & X44 \end{bmatrix} H \quad \dots (3)$$

ただし、Hは4×4のアダマール行列  
 $H^T$ はHの転置行列

$$H = \begin{bmatrix} 1 & 1 & 1 & 1 \\ 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & 1 \\ 1 & -1 & 1 & -1 \end{bmatrix}$$

ここで、二次元のフーリエ変換の場合と同様に、アダマール変換結果 $Y_{ij}(i, j=1\sim4)$ は、iの値（すなわち行位置）が大きくなればなるほど副走査方向に高い空間周波数成分が配置され、jの値（すなわち列位置）が大きくなればなるほど主走査方向に高い空間周波数成分が配置される。とくに、 $i=j=1$ の場合は $Y_{ij}=(1/4) \sum X_{ij}$ になり、入力データ $X_{ij}(i, j=1\sim4)$ の直流成分すなわち平均値に相当する信号（厳密には平均値を4倍した値の信号）が出力される。

【0032】一般的にイメージスキャナで読取った画像は、CCDなど読取センサの解像度や光学系の透過特性などによって、高い空間周波数成分が少ないことが知られている。さらに人間の目の視感度特性もまた高い空間周波数成分の感度が低いことを利用して、アダマール変

\*5に示すように、主走査4画素×副走査4ラインの計16画素のブロックを単位として行う。ここで、XPHSは主走査位置を示す2ビットの信号で0、1、2、3を繰返し、YPHSは副走査位置を示す2ビットの信号で0、1、2、3を繰返し、図に示すように、信号XPHSおよびYPHSに同期して、4×4の画素ブロックが切出される。

【0030】まず、明度情報符号化の概念を図15、16を用いて説明する。図15(a)に示す4×4画素ブロックに切出された明度情報 $X_{ij}(i, j=1\sim4)$ に、(3)式に示す4×4のアダマール変換を施すと、図15(b)に示す $Y_{ij}(i, j=1\sim4)$ を得る。アダマール変換は、直交変換の一種で、4×4のデータを二次元ウォルシュ関数で展開するものであり、フーリエ変換によって、時間領域もしくは空間領域の信号が、周波数領域もしくは空間周波数領域に変換されるのに相当する。すなわち、アダマール変換後の行列 $Y_{ij}(i, j=1\sim4)$ は、入力信号の行列 $X_{ij}(i, j=1\sim4)$ のもつ空間周波数の各成分に相当する信号になる。

【0031】

換後の信号 $Y_{ij}(i, j=1\sim4)$ をスカラ量子化して、図15(c)に示す $Z_{ij}(i, j=1\sim4)$ を得る。

【0033】図16(a)は明度情報 $X_{ij}(i, j=1\sim4)$ の各要素のビット数を、同図(b)はアダマール変換結果 $Y_{ij}(i, j=1\sim4)$ の各要素のビット数を、同図(c)はスカラ量子化結果 $Z_{ij}(i, j=1\sim4)$ の各要素のビット数を示すが、これに示すように、Y11すなわち直流成分を最多ビット数（8ビット）で量子化してZ11とし、空間周波数の高い成分ほど少ないビット数で量子化する。さらに、図15(d)に示すように、 $z_{ij}(i, j=1\sim4)$ の16個の要素を直流成分と四つの交流成分にグループ化する。すなわち、表2に示すように、信号AVEに直流成分Z11を割当て、信号L1にグループ化した主走査交流成分Z12、Z13、Z14を割当て、信号L2にグループ化した副走査交流成分Z21、Z31、Z41を割当て、信号Mにグループ化した主走査および副走査の中域交流成分Z22、Z23、Z32、Z33を割当て、信号Hにはグループ化した主走査および副走査の高域成分Z24、Z34、Z42、Z43、Z44を割当てる。

【0034】

【表2】

信号名	成分	要素
AVE	直流成分(平均値)	Z11
L1	主走査交流成分	Z12 Z13 Z14
L2	副走査交流成分	Z21 Z31 Z41
M	主副中域交流成分	Z22 Z23 Z32 Z33
H	主副高域交流成分	Z24 Z34 Z42 Z43 Z44

さらに、当該画素ブロックが、画像中のエッジ部であるのか否かによって、符号長を変えて各グループ毎に符号化する。例えば、エッジ部の場合は図16(d)に一例を示す符号長で、非エッジ部の場合は同図(e)に一例を示す符号長でそれぞれ符号化する。すなわち、エッジ部においては、交流成分の情報が重要であるために、交流成分信号L1, L2, M, Hに符号長を多く割当てるものである。

【0035】図14において、701, 702, 703はそれぞれラインメモリで、画像データを1ラインずつ遅延させることで、図25に示すような画素ブロックを切出す。704はアダマール変換回路で、(3)式に示した変換を行う。すなわち、図33に示すように、信号CLKとXPHSに同期して、アダマール変換回路704の端子x1にはX11, X12, X13, X14が、端子x2にはX21, X22, X23, X24が、端子x3にはX31, X32, X33, X34が、端子x4にはX41, X42, X43, X44がそれぞれ入力される。アダマール変換された信号は信号CLKの8パルス分遅延されて、端子y1からY11, Y12, Y13, Y14が、端子y2からY21, Y22, Y23, Y24が、端子y3からY31, Y32, Y33, Y34が、端子y4からY41, Y42, Y43, Y44がそれぞれ出力される。

【0036】705～708はそれぞれLUTで、例えばROMなどで構成され、前述のスカラ量子化を行う。すなわち、LUT705～708には、アダマール変換された出力を図16(c)に示すようなビット数に量子化するために、アドレス端子Aに入力されたアダマール変換結果と信号XPHSとに応じて、スカラ量子化結果を出力するように予めデータが書込まれている。

【0037】709はグループ化回路で、ベクトル量子化のためのグループ化を行う。図17はグループ化回路709の詳細な構成例を示すブロック図である。同図において、101～116はそれぞれフリップフロップ（以下「F/F」という）で、入力された信号を信号CLKに同期して遅延することによって、図15(c)に示す4×4ブロックの各データを保持する。そして、保持したデータを表2に示すグループに分けて、信号AVE, L1, L2, M, Hの各117～121はそれぞれ2入力1出力のセクタで、選択端子Sに‘0’が入力された場合は端子Aに入力された信号を出力し、‘1’が入力された場合は端子Bに入力された信号を出力する。選択端子Sへ入力される信号XD0は、図33に示すように信号CLKおよび

XPHSに同期して、信号XPHSが‘0’の場合に限って‘0’になり、それ以外は‘1’になる信号である。従って、4×4ブロック毎に、表2に示す各グループ毎のスカラ量子化結果がセクタ117～121から出力される。

【0038】122～126はF/Fで、図33に示すように、入力された信号を信号CLKの1パルス分の遅延する。さらに、127～131もF/Fで、信号CLK4の立上がりで入力を保持して、図33に示すタイミングで各信号AVE, L1, L2, MおよびHを出力する。再び、図14において、710～713はLUTで、例えばROMなどで構成され、それぞれグループ化回路709から出力された信号L1, L2, M, Hを公知のベクトル量子化により量子化するものである。詳細は後述するが、ここで各LUTのアドレス端子Aへ入力される信号ED1は、当該画素ブロックがエッジ部であるか否かを示す信号である。

【0039】信号ED1は各LUTの上位アドレスへ入力され、下位アドレスにはそれぞれ信号L1, L2, M, Hが入力されて、当該画素ブロックがエッジ部の場合は、グループL1を9ビットに、グループL2を9ビットに、グループMを9ビットに、グループHを8ビットにそれぞれ量子化して、AVEの8ビットと合わせて計43ビットにする。また、当該画素ブロックが非エッジ部の場合は、グループL1を8ビットに、グループL2を8ビットに、グループMを8ビットに、グループHを7ビットにそれぞれ量子化して、AVEの8ビットと合わせて計39ビットにする。

【0040】さらに、量子化結果はF/F714へ入力されて、信号CLK4の立上がりで保持され、図33に示すタイミングでL-codeとして出力される。一方、715はLGAIN算出器で、アダマール変換回路704と同じタイミングで、4×4ブロック単位で明度情報 $X_{ij}$ ( $i, j=1\sim 4$ )がその端子A, B, C, Dへ入力され、明度信号 $L^*$ の振幅（最大値－最小値）を表すLGAIN、明度信号 $L^*$ が最大値になる位置（画素ブロック内の座標）を表すLMX、および、明度信号 $L^*$ が最小値になる位置（画素ブロック内の座標）を表すLMNをそれぞれ算出する。

【0041】716は比較器で、信号LGAINと固定値レジスタ717に予めセットされた閾値 $Th$ とを比較して、その比較結果EDを出力する。つまり、画素ブロックがエッジ部の場合は $LGAIN > Th$ で信号EDは‘1’になり、画素ブロックが非エッジ部の場合は $LGAIN < Th$ で信号EDは



‘0’になる。718～720はそれぞれF/Fで、入力された信号EDを、信号CLK4の立上がり同期して遅延することで、前述のベクトル量子化のタイミングに同期させた信号ED1を得る。721もF/Fで、入力された信号ED1を、信号CLK4の立上がり同期して遅延して、信号E-code信号を出力する。

【0042】図18はLGAIN算出器715の詳細な構成を示すブロック図である。同図において、201～204はF/Fで、入力されたデータを信号CLKの立上がりで保持する。205は副走査方向最大値/最小値検出回路で、図19にその詳細を示す。同図において、301, 302は2入力1出力のセクタ、303は比較器、304はインバータであり、もし入力A>入力Bであれば比較器303の出力は‘1’になり、セクタ301は端子Aへ入力された信号（つまり入力A）を、セクタ302は端子Bへ入力された信号（つまり入力B）をそれぞれ出力する。一方、入力A≤入力Bであれば比較器303の出力は‘0’になり、セクタ301は端子Bへ入力された信号（つまり入力B）を、セクタ302は端子Aへ入力された信号（つまり入力A）をそれぞれ出力する。つまり、セクタ301は最大値max(A, B)を出力し、セクタ302は最小値min(A, B)を出力する。

【0043】同様に、305, 306は2入力1出力のセクタ、307は比較器、308はインバータであり、セクタ305は最大値max(C, D)を出力し、セクタ306は最小値min(C, D)が出力する。さらに、309, 311は2入力1出力のセクタ、310は比較器、312～314はインバータであり、もしmax(A, B)>max(C, D)であれば比較器310の出力は‘1’になり、セクタ309はmax(A, B)を出力する。一方、max(A, B)≤max(C, D)であれば比較器310の出力は‘0’になり、セクタ309はmax(C, D)を出力する。つまり、セクタ309は最大値max(A, B, C, D)を出力する。また、信号imx(0)およびimx(1)は、入力A～Dの何れが最大値だったかを次のコードで示す。

#### 【0044】

Aが最大値の場合：imx(1) = ‘0’ かつ imx(0) = ‘0’  
 Bが最大値の場合：imx(1) = ‘0’ かつ imx(0) = ‘1’  
 Cが最大値の場合：imx(1) = ‘1’ かつ imx(0) = ‘0’  
 Dが最大値の場合：imx(1) = ‘1’ かつ imx(0) = ‘1’  
 同様に、315, 317は2入力1出力のセクタ、316は比較器であり、セクタ315は最小値min(A, B, C, D)を出力する。また、信号imn(0)およびimn(1)は、入力A～Dの何れが最小値だったかを次のコードで示す。

#### 【0045】

Aが最小値の場合：imx(1) = ‘0’ かつ imx(0) = ‘0’  
 Bが最小値の場合：imx(1) = ‘0’ かつ imx(0) = ‘1’  
 Cが最小値の場合：imx(1) = ‘1’ かつ imx(0) = ‘0’  
 Dが最小値の場合：imx(1) = ‘1’ かつ imx(0) = ‘1’

図18において、206～213はそれぞれF/Fで、副走査方向最大値/最小値検出回路205の出力信号であるmax, min, imx, imnをそれぞれ信号CLKの1パルス分だけ遅延する。

【0046】214は主走査方向最大値検出回路で、端子AにF/F209の出力、端子BにF/F208の出力、端子CにF/F207の出力、端子DにF/F206の出力、つまり信号maxを信号CLKの1パルスずつ遅延した信号をそれぞれ入力する。また、端子iAにF/F209の出力、端子iBにF/F208の出力、端子iCにF/F207の出力、端子iDにF/F206の出力、つまり信号imxを信号CLKの1パルスずつ遅延した信号をそれぞれ入力する。

【0047】図20は主走査方向最大値検出回路214の詳細な構成を示すブロック図である。同図において、401は2入力1出力のセクタ、402は比較器、403はインバータであり、もし入力A>入力Bであれば比較器402の出力は‘1’になり、セクタ401は端子Aへ入力された信号（つまり入力A）を出力する。一方、入力A≤入力Bであれば比較器402の出力は‘0’になり、セクタ401は端子Bへ入力された信号（つまり入力B）を出力する。つまり、セクタ401は最大値max(A, B)を出力する。

【0048】また、セクタ404は、入力A>入力Bであれば入力iAを出力し、入力A≤入力Bであれば入力iBを出力する。同様に、405, 408は2入力1出力のセクタ、406は比較器、407はインバータである。つまり、セクタ405は最大値max(C, D)を出力し、セクタ408は、入力C>入力Dであれば入力iCを出力し、入力C≤入力Dであれば入力iDを出力する。

【0049】409, 411, 413は2入力1出力のセクタ、410は比較器、412はインバータであり、もしmax(A, B)>max(C, D)であれば比較器410の出力は‘1’になり、セクタ409はmax(A, B)を出力する。一方、max(A, B)≤max(C, D)であれば比較器410の出力は‘0’になり、セクタ409はmax(C, D)を出力する。つまり、セクタ409は最大値max(A, B, C, D)を出力する。

【0050】さらに、入力A～Dの何れが最大値をとるかに応じて、信号imxは次のように決定される。つまり、信号imxは、明度信号L\*が画素ブロック中で最大値になる位置（座標）を示す。

Aが最大値の場合：imx(3, 2) = iA かつ imx(1) = ‘0’ かつ imx(0) = ‘0’  
 Bが最大値の場合：imx(3, 2) = iB かつ imx(1) = ‘0’ かつ imx(0) = ‘1’  
 Cが最大値の場合：imx(3, 2) = iC かつ imx(1) = ‘1’ かつ imx(0) = ‘0’  
 Dが最大値の場合：imx(3, 2) = iD かつ imx(1) = ‘1’ かつ imx(0) = ‘1’

図18において、215は主走査方向最小値検出回路で、端子AにF/F213の出力、端子BにF/F212の出力、端子CにF/F211の出力、端子DにF/F210の出力、つまり信号minを信号CLKの1パルスずつ遅延した信号をそれぞれ入力する。また、端子iAにF/F213の出力、端子iBにF/F212の出力、端子iCにF/F211の出力、端子iDにF/F210の出力、つまり信号imnを信号CLKの1パルスずつ遅延した信号をそれぞれ入力する。

【0051】図21は主走査方向最小値検出回路215の詳細な構成を示すブロック図である。その動作の詳細は、主走査方向最大値検出回路214の場合と略同様なので省略するが、セクタ507は最小値max(A,B,C,D)を出力する。また、入力A〜Dの何れが最小値をとるかに応じて、信号imnは次のように決定される。つまり、信号imnは、明度信号L\*が画素ブロック中で最小値になる位置(座標)を示す。

【0052】

Aが最小値の場合:  $\text{imn}(3,2) = \text{iA}$ かつ $\text{imn}(1) = '0'$  かつ $\text{imn}(0) = '0'$

Bが最小値の場合:  $\text{imn}(3,2) = \text{iB}$ かつ $\text{imn}(1) = '0'$  かつ $\text{imn}(0) = '1'$

Cが最小値の場合:  $\text{imn}(3,2) = \text{iC}$ かつ $\text{imn}(1) = '1'$  かつ $\text{imn}(0) = '0'$

Dが最小値の場合:  $\text{imn}(3,2) = \text{iD}$ かつ $\text{imn}(1) = '1'$  かつ $\text{imn}(0) = '1'$

図18において、216は減算器で、画素ブロック中の明度信号L\*の最大値maxから最小値minを引いた値を出力する。

【0053】217〜219は2入力1出力のセクタ、220〜222はF/Fである。セクタ217〜219の選択端子Sへ入力される信号XD1は、図33に示すように、信号XPHSおよびCLKに同期して、信号XPHSの値が1のときにのみ'0'になり、それ以外は'1'である。従って、セクタ217とF/F220とは、画素ブロック内で明度信号L\*が最大値になる位置(座標)を示す信号LMXを、セクタ218とF/F221とは、画素ブロック内の明度信号L\*が最大値と最小値の差である信号LGAINを、セクタ219とF/F222とは、画素ブロック内の明度信号L\*が最小値になる位置(座標)を示す信号LMNを、図33に示すタイミングで出力する。

【0054】〔色度成分符号器〕図22は色度情報a\*, b\*を符号化する符号器b1114の詳細を示すブロック図である。また、図34はそのタイミングチャート例を示す。図22において、729〜731はそれぞれラインメモリで、入力された色度信号a\*に1ライン分の遅延を与えて、該信号を4×4画素ブロックにするものである。724は量子化器で、ラインメモリ729〜731から入力された4×4画素ブロックのa\*を量子化

する。

【0055】略同様に、725〜727はそれぞれラインメモリで、入力された色度信号b\*に1ライン分の遅延を与えて、該信号を4×4画素ブロックにするものである。728は量子化器で、ラインメモリ725〜727から入力された4×4画素ブロックのb\*を量子化する。量子化器724および728の出力、つまり信号a mean, 信号a gainおよび信号b mean, 信号b gainは統合されてab-codeになる。ここで、信号a meanはa\*の直流成分、信号a gainはa\*の交流成分であり、信号b meanはb\*の直流成分、信号b gainはb\*の交流成分である。

【0056】図23, 図24は量子化器724または量子化器728の詳細な構成例を示すブロック図である。同図において、601〜624はF/Fで、それぞれ四つの入力信号それぞれを信号CLKの立上りに同期して6パルス分遅延し、明度情報L\*の符号器a1113との同期合わせを行う。

【0057】625および626は4入力1出力のセクタで、端子Sへ0が入力された場合は端子Aに入力された信号を、端子Sへ1が入力された場合は端子Bに入力された信号を、端子Sへ2が入力された場合は端子Cに入力された信号を、端子Sへ3が入力された場合は端子Dに入力された信号を、それぞれ選択し出力する。セクタ625の端子S入力には信号LMXの上位2ビット(つまりビット3と2)が入力され、セクタ616の端子Sには信号LMNの上位2ビット(つまりビット3と2)が入力される。

【0058】一方、627〜630はそれぞれF/Fで、入力された信号LMNの下位2ビット(つまりビット1と0)と信号LMXの下位2ビット(つまりビット1と0)とを、信号CLKの立上りに同期して4パルス分遅延する。631〜634もそれぞれF/Fで、セクタ625から入力された信号を信号CLKの立上りに同期して1〜4パルス分遅延する。635〜638もそれぞれF/Fで、セクタ626から入力された信号を信号CLKの立上りに同期して1〜4パルス分遅延する。

【0059】639および640は4入力1出力のセクタで、セクタ639は、その選択端子SにF/F630から入力された同期された信号LMXの下位2ビットに応じて、F/F631〜634の何れかから入力された信号を選択して出力し、セクタ640は、その選択端子SにF/F630から入力された同期された信号LMNの下位2ビットに応じて、F/F635〜638の何れかから入力された信号を選択して出力する。結果的に、4×4画素ブロック内で明度信号L\*が最大値になる位置(座標)の色度信号a\*またはb\*の値がセクタ639から信号MXとして出力され、明度信号L\*が最小値になる位置(座標)のa\*またはb\*の値がセクタ640から信号MNとして出力される。

【0060】一方、641は平均値算出器で、その入力

10

20

30

40

50

端子A~Dへ入力された信号の平均値 $(A+B+C+D)/4$ を出力する。642~645は $F/F$ で、平均値算出器641から入力された信号を信号CLKの立上がりで同期して1~4パルス分遅延する。646は平均値算出器で、 $F/F$ 622~645それぞれからその入力端子A~Dへ入力された信号の平均値 $(A+B+C+D)/4$ を信号MEとして出力する。結果的に、 $4 \times 4$ 画素ブロック内の $a^*$ または $b^*$ の平均値が信号MEとして出力される。

【0061】他方、647~650は $F/F$ で、入力された信号LGAINを信号CLKの立上がりで同期して4パルス分遅延し、各信号MX, MN, MEと同期して信号LGとして出力する。図24において、各信号MX, MN, ME, LGは、 $F/F$ 651~654において信号CLKの立上がりで同期される。

【0062】655は減算器で、信号MXから信号MNを減じる。つまり、 $4 \times 4$ 画素ブロック内で信号 $L^*$ が最大値になる位置と最小値になる位置における信号 $a^*$ または $b^*$ の差分MX-MNを出力する。657はLUTで、その上位アドレス端子に $F/F$ 656から出力され信号 $a^*$ または $b^*$ の差分MX-MNを入力し、その下位アドレス端子に $F/F$ 661から出力され信号LGを入力する。LUT657は、 $4 \times 4$ 画素ブロック内での色度信号 $a^*$ または $b^*$ の交流成分の振幅MX-MNと、明度信号 $L^*$ の交流成分の振幅LGとの比 $(MX-MN)/LG$ の値を、3ビットに量子化したデータが予め書込まれていて、入力に応じた該データを出力する。

【0063】658および662は2入力1出力のセレクト、659, 663~667は $F/F$ で、結果的に、図34に一例を示すタイミングで信号gainおよび信号meanを出力する。また、668も2入力1出力のセレクトで、前述の信号E-codeが‘1’すなわち当該ブロックがエッジ部である場合は、信号MEの上位6ビットを信号meanとして出力し、信号E-codeが‘0’すなわち当該ブロックが非エッジ部である場合は、信号ME(8ビット)を信号meanとして出力する。

【0064】〔符号長について〕図3は本実施例の符号化方式における $4 \times 4$ 画素ブロックの符号長の一例を示す図である。同図において、11は当該画素ブロックがエッジ部であると判定された場合の符号長を、12は当該画素ブロックが非エッジ部であると判定された場合の符号長をそれぞれ示す。

【0065】先頭の当該画素ブロックがエッジ部であるか否かの判定信号であるE-codeには、1ビットを割当てる。また、明度情報 $L^*$ の直流成分である信号AVEには、8ビットを割当てる。エッジ部においては、明度情報 $L^*$ の交流成分情報が重要になるため、交流成分を示す信号L1, L2, M, Hに割当てるビット数を非エッジ部よりも多く、それぞれ9, 9, 9, 8ビットを割当てる。なお、非エッジ部では、それぞれ8, 8, 8, 7ビットである。

【0066】一方、色度情報 $a^*$ ,  $b^*$ の直流成分を示す

信号a meanおよびb meanには、エッジ部で各6ビット、非エッジ部で各8ビットを割当てる。これは、非エッジ部における直流成分の情報は、エッジ部におけるそれよりも重要であるからである。また、色度情報の交流成分を示す信号a gainおよびb gainには、エッジ部および非エッジ部ともに4ビットずつを割当てる。

【0067】結果的に、当該画素ブロックがエッジ部である場合は、明度情報 $L^*$ に計43ビット、色度情報 $a^*$ ,  $b^*$ に計20ビットを割当て、当該画素ブロックが非エッジ部である場合は、明度情報 $L^*$ に計39ビット、色度情報 $a^*$ ,  $b^*$ に計24ビットを割当てるので、エッジ部であるか否かの判定信号E-codeと合わせて、総計64ビット固定長の符号になる。

【0068】〔装置タイミングチャート〕図30は本実施例の装置タイミングチャート例である。同図において、信号STARTは原稿読取動作開始を示す信号である。信号WPEは、イメージスキヤナが原稿画像を読み取り、符号化処理およびメモリ書込みを行う区間を表す。信号ITOPは印刷動作の開始を示す信号で、信号MPE, CPE, YPE, KPEは、図4に示したマゼンタ半導体レーザ1216, シアン半導体レーザ1215, イエロー半導体レーザ1214, 黒半導体レーザ1213をそれぞれ駆動する区間信号である。

【0069】同図に示すように、信号CPE, YPE, KPEは、信号MPEに対してそれぞれ時間 $t1$ ,  $t2$ ,  $t3$ だけ遅延されていて、これは図4に示した距離 $d1$ ,  $d2$ ,  $d3$ に対して、次式

$$t1=d1/v, t2=d2/v, t3=d3/v \quad \cdots (4)$$

信号HSYNCは主走査同期信号、信号CLKは画素同期信号である。信号YPHSは2ビットの主走査カウンタのカウント値で、図29に一例を示すインバータ1001と2ビットカウンタ1002, 1003で構成される回路で発生させる。

【0070】信号BLKは $4 \times 4$ 画素ブロック単位の同期信号で、BDATAで示すタイミングで $4 \times 4$ ブロック単位に処理がなされる。

〔エリア処理〕図28は $4 \times 4$ エリア処理回路1115-4の構成例を示すブロック図である。

【0071】同図において、CLKは画素同期信号、HSYNCは主走査同期信号である。901~903はラインメモリで、1ライン分の遅延を与える。X1, X2, X3の各信号は、入力信号Xに対してそれぞれ副走査方向に1ライン, 2ライン, 3ライン遅延されている。904と909は加算器、905~908は $F/F$ で、結果として、二値信号Xの副走査方向4画素に対応するX, X1, X2, X3の中で、‘1’であるものの数をカウントする。

【0072】910は2入力1出力のセレクト、911はNORゲート、912は $F/F$ であり、信号XPHSのビット0と信号XPHSのビット1から生成された信号BLKに同期して、 $4 \times 4$ ブロック単位でカウントされたX=

‘1’である画素数C1が算出され、レジスタ913に予めセットされている比較値C2と比較され、C1>C2の場合のみ出力Yは‘1’になり、そうでない場合には‘0’になり、図30に信号BDATAで示すタイミングで出力される。

【0073】ここで特徴的なことは、符号化によって得られた符号L-code、ab-codeと、特徴抽出回路1115によって抽出された特徴信号K1、K2とが、図25に示す4×4ブロック単位で一对一に対応していることである。すなわち、各4×4画素ブロック単位に画像符号と特徴信号を抽出し、メモリの同一アドレスまたは同一アドレスより算出されるアドレスに格納し読出す場合においても、それぞれ対応して読出すことができる。

【0074】すなわち、画像情報と特徴（属性）情報に対応させて、メモリの同一アドレスまたは同一アドレスより算出されるアドレスに格納することで、例えば、メモリの書込みおよび読出制御回路の共通化・簡略化が可能であり、また、メモリ上で変倍／回転などの編集処理を行う場合にも、簡単な処理で行うことができ、システムの最適化を行うことができる。

【0075】図31は文字画素検出に関する具体的なエリア処理の一例を示す図である。例えば、図31(a)に示すような原稿1201の画像の一部分1201-1について、各画素が文字画素か否かの判定を文字領域検出回路1115-2で行った結果を、同図(b)に○印\*

$$\begin{bmatrix} X11 & X12 & X13 & X14 \\ X21 & X22 & X23 & X24 \\ X31 & X32 & X33 & X34 \\ X41 & X42 & X43 & X44 \end{bmatrix} = (1/4) \cdot H^T \begin{bmatrix} Y11 & Y12 & Y13 & Y14 \\ Y21 & Y22 & Y23 & Y24 \\ Y31 & Y32 & Y33 & Y34 \\ Y41 & Y42 & Y43 & Y44 \end{bmatrix} H \quad \dots (5)$$

ただし、Hは4×4のアダマール行列

$H^T$ はHの転置行列

$$H = \begin{bmatrix} 1 & 1 & 1 & 1 \\ 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & 1 \\ 1 & -1 & 1 & -1 \end{bmatrix}$$

一方、アダマール変換および逆アダマール変換は線形演算であり、行列Xのアダマール変換または逆アダマール変換をH(X)と表現する場合、一般に(6)式が成り立つ。

※

$$H(YL1+YL2+YM+YH) = H(YL1)+H(YL2)+H(YM)+H(YH) \quad \dots (7)$$

図35において、1601～1604はそれぞれLUTで、例えばROMなどで構成され、各LUTは復号処理と逆アダマール変換処理とを予め算出した結果を予め保持する。LUT1601の下位アドレスにはL1の符号が、LUT1602の下位アドレスにはL2の符号が、LUT1603の下位アドレスにはMの符号が、LUT160

\*で示す。つまり、○印画素は文字領域検出回路1115-2で検出された画素で、同画素に対応する出力はK2’＝‘1’であり、それ以外の画素に対応する出力はK2’＝‘0’である。

【0076】この判定結果を、図28に示したエリア処理回路1115-4において、レジスタ913に例えばC2＝4をセットしてエリア処理をすることにより、それぞれの4×4ブロックにおいて、文字画素と判定された画素が五つ以上あるときは文字領域のブロックと、四つ以下のときは文字領域以外のブロックと判定される。従って、エリア処理回路1115-4の出力は、同図(c)に一例を示すような、ノイズの軽減された信号K2になる。

【0077】同様に、黒画素検出回路1115-1の判定結果K1’についても略同様のエリア処理回路1115-3で処理することにより、4×4ブロックに対応した信号K1を得ることができる。

【明度符号復号器】図35は明度符号信号L-codeを復号する復号器a1117の詳細な構成例を示すブロック図である。

【0078】復号器a1117は、画像メモリ1116から読出した信号L-codeを復号し、逆アダマール変換することによって明度情報L\*を復号する。逆アダマール変換は、(3)式で示したアダマール変換の逆変換であり、(5)式で定義される。

※【0079】

$$H(X1+X2+\dots+Xn) = H(X1)+H(X2)+\dots+H(Xn) \quad \dots (6)$$

この性質を利用して、逆アダマール変換を、符号器a1113で定義した各周波数帯域に分解して、それぞれ並列に行う。ここで、符号L1から復号されたデータマトリクスをYL1、符号L2から復号されたデータマトリクスをYL2、符号Mから復号されたデータマトリクスをYM、符号Hから復号されたデータマトリクスをYHにすると(7)式が成り立つ。

【0080】

4の下位アドレスにはHの符号がそれぞれ入力され、一方、各LUTの上位アドレス(4ビット)には、信号XP、HS、YPHSおよびE-codeが入力される。

【0081】さらに、1605は加算器で、(7)式に相当する加算を行う部分であり、各周波数成分(L1, L2, M, H)の逆アダマール変換結果を加算する。加算結果は、

4×4画素ブロック内での明度情報 $L^*$ の交流成分であり、 $F/F1606$ を経て、明度情報 $L^*$ の交流成分信号LACとして出力する。もし、この方式を用いずに一括して復号する場合は、少なくとも合計31ビットの符号と4ビットの座標(XPHS, YPHS)と1ビットのE-codeとの合計、つまり36ビットのアドレス空間(つまり64kバイト)をもつLUTが必要になり、実現しようにも現実的でない。上記の方式を用いることにより、多くとも14ビット(符号9ビット+座標4ビット+E-code1ビット)のアドレス空間(16kバイト)ROMを数個用意すればよく、構成が極めて簡単になる。また、符号長を変更する場合も対応が容易である。

【0082】1607は加算器で、 $F/F1606$ から入力された信号LACと、 $F/F1609$ から入力された平均値AVEとを加算することで、明度信号 $L^*$ を得る。加算器1607から出力された明度信号 $L^*$ は、 $F/F1608$ で信号CLKの立上りに同期されて出力される。

〔色度符号復号器〕図36は明度符号信号ab-codeを復号する復号器b1118の詳細な構成例を示すブロック図である。

【0083】画像メモリ1116から読出された信号ab\*

$$\begin{bmatrix} R \\ G \\ B \end{bmatrix} = \begin{bmatrix} \beta_{11}' & \beta_{12}' & \beta_{13}' \\ \beta_{21}' & \beta_{22}' & \beta_{23}' \\ \beta_{31}' & \beta_{32}' & \beta_{33}' \end{bmatrix} \begin{bmatrix} X \\ Y \\ Z \end{bmatrix} \quad \dots (8)$$

$$\begin{bmatrix} X \\ Y \\ Z \end{bmatrix} = \begin{bmatrix} x^3 \cdot X0 \\ y^3 \cdot Y0 \\ z^3 \cdot Z0 \end{bmatrix} \quad \dots (9)$$

$$\begin{bmatrix} x \\ y \\ z \end{bmatrix} = \begin{bmatrix} \alpha_{11}' & \alpha_{12}' & \alpha_{13}' \\ \alpha_{21}' & \alpha_{22}' & \alpha_{23}' \\ \alpha_{31}' & \alpha_{32}' & \alpha_{33}' \end{bmatrix} \begin{bmatrix} L^* - \alpha_{14} \\ a^* - \alpha_{24} \\ b^* - \alpha_{34} \end{bmatrix} \quad \dots (10)$$

なお、(8)式の $\beta_{ij}'$ ( $i, j=1, 2, 3$ )は、(2)式の $\beta_{ij}$ ( $i, j=1, 2, 3$ )の逆行列である。また、(10)式の $\alpha_{ij}'$ ( $i, j=1, 2, 3, 4$ )は、(1)式の $\alpha_{ij}$ ( $i, j=1, 2, 3, 4$ )の逆行列である。

【0086】2502～2504はそれぞれ対数変換器で、次式の変換を行う。

$$\begin{bmatrix} M1 = -\log_{10} G \\ C1 = -\log_{10} R \\ Y1 = -\log_{10} B \end{bmatrix} \quad \dots (11)$$

2514は黒抽出回路で、次式で黒信号K1を生成する。

$$\text{【0087】 } BK1 = \min(M1, C1, Y1) \quad \dots (12)$$

2505～2508はそれぞれ乗算器で、M1, C1, Y1, BK1

\*-codeは、 $F/F1701$ で信号CLKの立上りに同期された後、a-codeとb-codeに分解され、さらに、a gain, a mean, b gainおよびb meanに分解される。乗算器1702で分解された信号a gain (前述したように信号 $a^*$ の振幅と信号 $L^*$ の振幅の比を表す)に、信号 $L^*$ の交流成分LACを乗じ、加算器1704で信号 $a^*$ の直流成分である信号a meanを加算して、信号 $a^*$ を復号する。復号された信号 $a^*$ は、 $F/F1706$ で信号CLKの立上りに同期され出力される。

【0084】同様に、乗算器1703で分解された信号b gain (前述したように信号 $b^*$ の振幅と信号 $L^*$ の振幅の比を表す)に、信号 $L^*$ の交流成分LACを乗じ、加算器1705で信号 $b^*$ の直流成分である信号b meanを加算して、信号 $b^*$ を復号する。復号された信号 $b^*$ は、 $F/F1707$ で信号CLKの立上りに同期され出力される。

【0085】〔色空間変換器〕図12は色空間変換器1119の構成例を示すブロック図である。同図において、2501は $L^*a^*b^*$ 信号をRGB信号に変換する色空間変換器で、次式により変換を行う。

の各信号に所定の係数 $a1, a2, a3, a4$ を乗ずる。2515は加算器で、乗算器2505～2508の出力を加算する。つまり、加算器2515からは次式の出力が得られる。

【0088】

$$M(C, Y \text{ or } K) = a1M1 + a2C1 + a3Y1 + a4BK1 \quad \dots (13)$$

2509～2513はレジスタで、濃度信号生成部m1141の同レジスタには $a11, a21, a31, a41, 0$ が、濃度信号生成部c1142の同レジスタには $a12, a22, a32, a42, 0$ が、濃度信号生成部y1143の同レジスタには $a13, a23, a33, a43, 0$ が、濃度信号生成部k1144の同レジスタには $a14, a24, a34, a44, a14'$ がそれぞれセットされている。

【0089】2531～2533はANDゲート、253

21

0は2入力1出力のセクタ、2520はNANDゲートで、結果的に、黒画素判定信号K1と文字領域判定信号K2の論理積から、当該画素が黒文字領域に含まれるか否かを判定して、図13に一例を示すような、a1, a2, a3, a4の各値を選択する。さらに、当該画素が黒文字領域に含\*

$$\begin{bmatrix} M \\ C \\ Y \\ K \end{bmatrix} = \begin{bmatrix} a11 & a21 & a31 & a41 \\ a12 & a22 & a32 & a42 \\ a13 & a23 & a33 & a43 \\ a14 & a24 & a34 & a44 \end{bmatrix} \begin{bmatrix} M1 \\ C1 \\ Y1 \\ BK1 \end{bmatrix} \quad \dots (14)$$

$$\begin{bmatrix} M \\ C \\ Y \\ K \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ a14' & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} M1 \\ C1 \\ Y1 \\ BK1 \end{bmatrix} \quad \dots (15)$$

すなわち、黒文字領域では、(15)式に示すように、黒(K)単色で出力することにより、色ずれのない出力を得ることができる。一方、黒文字領域以外では、(14)式に示すように、MCYKの4色で出力することになるが、CCDセンサで読込まれたRGB信号に基づいた信号M1, C1, Y1, BK1を、(14)式の演算によって、トナーの分光分布特性に基づいたMCYK信号に補正し出力する。

【0091】[空間フィルタ] 図26は空間フィルタ1121の構成例を示すブロック図である。同図において、801および802はそれぞれラインメモリで、入力された画像信号をそれぞれ1ライン分遅延する。803~809はそれぞれF/Fで、F/F803と804は入力された画像信号を2画素分遅延し、F/F805~807は入力された画像信号をそれぞれ1画素分ずつ遅延し、F/F808と809は入力された画像信号を2画素分遅延する。

【0092】810および811はそれぞれ加算器で、加算器810はF/F805の出力とF/F807の出力とを加算し、加算器811はF/F804の出力とF/F809の出力とを加算する。812~814はそれぞれ乗算器で、乗算器812は加算器810の出力に係数b1を、乗算器813はF/F805の出力に係数b0を、乗算器814は加算器811の出力に係数b2をそれぞれ乗ずる。これら乗算器812~814の出力は、加算器815で加算される。

【0093】一方、816~821はそれぞれレジスタで、b11, b12, b01, b02, b21およびb22なる値をそれぞれのレジスタが予め保持している。822~824はセクタで、当該画素が文字領域に含まれるか否かを示す信号K2に従って、レジスタ816~821に保持された値を選択して、係数b1, b2およびb2にセットする。図27は信号K2と係数b0, b1およびb2の関係例を示す図である。例えば、b01=4/8, b11=1/8, b21=1/8, b02=12/8, b12=-1/8,

\* まれないときは次の(14)式の処理が行われ、黒文字領域に含まれるときは次の(15)式の処理が行われる。

【0090】

22

b22=-1/8なる値をレジスタ816~821に予めセットしておいた場合、同図に示すように、K2='0' (すなわち非文字領域画素) においてはスムージングフィルタを形成して、画像中の高周波成分のノイズを除去する。他方、K2='1' (すなわち文字領域画素) においてはエッジ強調フィルタを形成して、文字のエッジ部分を強調する。

【0094】[画素補正回路] 図7は画素補正回路1122の構成例を示すブロック図である。同図において、CLKは画素同期信号で、HSYNCは水平同期信号である。401および402はラインメモリで、入力された画像信号をそれぞれ1ライン分遅延する。

【0095】403~411はF/Fで、F/F403~405は入力された画像信号をそれぞれ1画素分ずつ遅延し、F/F406~408はラインメモリ401から入力された画像信号をそれぞれ1画素分ずつ遅延し、F/F409~410はラインメモリ402から入力された画像信号をそれぞれ1画素分ずつ遅延する。結果的に、F/F403~411は、図11に一例を示すように、注目画素X22と、X22を中心とする周辺8画素X11, X12, X13, X21, X23, X31, X32, X33との合計9画素を出力する。

【0096】411~414は画素エッジ検出回路で、図10に一例を示すように、A, B, Cの3入力に対して $|A-2B+C|/2$ なる値を出力する。四つの画素エッジ検出回路の入力端子Bには、すべて注目画素X22が入力される。また、エッジ検出回路411の入力端子AとCには、それぞれX12とX32が入力され、その結果、 $a=|X12-2 \cdot X22+X32|/2$ が出力されるが、このaは図11にθ1で示す副走査方向の二次微分量の絶対値であり、θ1(副走査)方向のエッジの強さを表す。

【0097】エッジ検出回路412の入力端子AとCには、それぞれX11とX33が入力され、その結果、 $b=|X11-$

$2 \cdot X22 + X33 \mid / 2$  が出力されるが、この  $b$  は図 1 1 に  $\theta 2$  で示す右斜め下方向の二次微分量の絶対値であり、 $\theta 2$

(右斜め下) 方向のエッジの強さを表す。エッジ検出回路 4 1 3 の入力端子 A と C には、それぞれ  $X21$  と  $X23$  が入力され、その結果、 $c = \mid X21 - 2 \cdot X22 + X23 \mid / 2$  が出力されるが、この  $c$  は図 1 1 に  $\theta 3$  で示す主走査方向の二次微分量の絶対値であり、 $\theta 3$  (主走査) 方向のエッジの強さを表す。

【0098】エッジ検出回路 4 1 4 の入力端子 A と C には、それぞれ  $X31$  と  $X13$  が入力され、その結果、 $d = \mid X31 - 2 \cdot X22 + X13 \mid / 2$  が出力されるが、この  $d$  は図 1 1 の  $\theta 4$  に示す右斜め上方向の二次微分量の絶対値であり、 $\theta 4$

(右斜め上) 方向のエッジの強さを表す。これらエッジ検出回路 4 1 1 ~ 4 1 4 の出力は、最大値検出回路 4 1 5 へ入力される。最大値検出回路 4 1 5 は、入力された  $a, b, c, d$  の何れが最大かを判定をして、その判定結果を 2 ビットの信号  $y1y0$  として出力する。

【0099】図 8 は最大値検出回路 4 1 5 の詳細な構成例を示すブロック図である。同図において、4 2 1 は比較器で、入力  $a$  と  $b$  を比較して、 $a > b$  のとき '1' を、 $a \leq b$  のとき '0' を出力する。4 2 2 は 2 入力 1 出力のセクタで、セレクト端子 S に入力された比較器 4 2 1 の比較結果に応じて、入力された  $a$  または  $b$  の何れかを選択し出力する。つまり、 $a$  または  $b$  の最大値  $\max(a, b)$  を出力する。同様に、比較器 4 2 3 は入力  $c$  と  $d$  の比較結果を出力し、セクタ 4 2 4 は  $c$  または  $d$  の最大値  $\max(c, d)$  を出力する。

【0100】さらに、最大値  $\max(a, b)$  と  $\max(c, d)$  とは、比較器 4 2 5 によって比較されて信号  $y1$  になる。つまり、入力  $a, b, c, d$  において、 $a$  または  $b$  が最大のとき  $y1 = '1'$  になり、 $c$  または  $d$  が最大のとき  $y1 = '0'$  になる。4 2 8 はインバータ、4 2 6, 4 2 7, 4 2 9 はそれぞれ 2 入力の NAND ゲートで、結果として、入力  $a, b, c, d$  において、 $a$  または  $c$  が最大のとき  $y0 = '1'$  を、 $b$  または  $d$  が最大のとき  $y0 = '0'$  を出力する。

【0101】すなわち、最大値回路 4 1 5 は、 $a, b, c$  または  $d$  の最大値  $\max(a, b, c, d)$  によって、次の関係の信号  $y1y0$  を出力する。

$\max(a, b, c, d) = a$  のとき  $y1y0 = '11'$

$\max(a, b, c, d) = b$  のとき  $y1y0 = '10'$

$\max(a, b, c, d) = c$  のとき  $y1y0 = '01'$

$\max(a, b, c, d) = d$  のとき  $y1y0 = '00'$

再び、図 7 において、4 1 6 ~ 4 1 9 はそれぞれ平滑化回路で、図 9 に一例を示すように、 $A, B, C$  の 3 入力に対して  $(A + 2B + C) / 4$  なる値を出力する。四つの平滑化回路 4 1 6 ~ 4 1 9 の入力端子 B には、すべて注目画素  $X22$  が入力される。

【0102】また、平滑化回路 4 1 6 の入力端子 A と C には、それぞれ  $X12$  と  $X32$  が入力され、その結果、 $a' = (X12 + 2 \cdot X22 + X32) / 4$  が出力されるが、この  $a'$  は図 1 1 に  $\theta 1$  で

示す副走査方向に平滑化処理を施した結果を表す。平滑化回路 4 1 7 の入力端子 A と C には、それぞれ  $X11$  と  $X33$  が入力され、その結果、 $b' = (X11 + 2 \cdot X22 + X33) / 4$  が出力されるが、この  $b'$  は図 1 1 に  $\theta 2$  で示す右斜め下方向に平滑化処理を施した結果を表す。

【0103】平滑化回路 4 1 8 の入力端子 A と C には、それぞれ  $X21$  と  $X23$  が入力され、その結果、 $c' = (X21 + 2 \cdot X22 + X23) / 4$  が出力されるが、この  $c'$  は図 1 1 に  $\theta 3$  で示す主走査方向に平滑化処理を施した結果を表す。平滑化回路 4 1 9 の入力端子 A と C には、それぞれ  $X31$  と  $X13$  が入力され、その結果、 $d' = (X31 + 2 \cdot X22 + X13) / 4$  が出力されるが、この  $d'$  は図 1 1 に  $\theta 4$  で示す右斜め上方向に平滑化処理を施した結果を表す。

【0104】これら平滑化回路 4 1 6 ~ 4 1 9 の出力は、4 入力 1 出力のセクタ 4 2 0 へ入力される。セクタ 4 2 0 は、信号  $y1y0$  に応じて、次の関係で入力された  $a', b', c', d'$  の何れかを選択し出力する。

$y1y0 = '00'$  のとき  $b'$  を出力

$y1y0 = '01'$  のとき  $a'$  を出力

$y1y0 = '10'$  のとき  $d'$  を出力

$y1y0 = '11'$  のとき  $c'$  を出力

従って、画素補正回路 1 1 2 2 の出力は以下になる。

【0105】

$\theta 1$  方向のエッジ量が最大のとき  $\theta 3$  方向の平滑化出力

$\theta 2$  方向のエッジ量が最大のとき  $\theta 4$  方向の平滑化出力

$\theta 3$  方向のエッジ量が最大のとき  $\theta 1$  方向の平滑化出力

$\theta 4$  方向のエッジ量が最大のとき  $\theta 2$  方向の平滑化出力

〔画素補正の結果〕図 3 2 は画像補正結果の一例を示す図である。

【0106】同図 (a) に示すような濃度パターンをもった画像に対して、ブロック符号化によって符号化／復号処理を行った場合、同図 (b) に示すように、符号化誤差によって  $4 \times 4$  画素単位でガサツキが現れることがある。そこで、同図 (b) に対して前述の平滑化処理を施すことによって、同図 (c) に示すように、ガサツキが軽減された画像を得ることができる。

【0107】例えば、同図 (b) の A で示す画素は、同図 (a) の A に相当する画素に比較して、高い濃度に復号されているためにガサツキが生じている。A 画素は、図 1 1 に  $\theta 4$  で示した方向のエッジ (濃度勾配) 量が他の方向のエッジ量より大きいので、 $\theta 4$  に直交する  $\theta 2$  の方向に平滑化されて、低めの濃度に補正される。他の画素に対しても同様の補正がなされ、同図 (c) に示すように、全体としてガサツキが軽減される。

【0108】なお、濃度勾配と直交する方向に平滑化処理をしているために、文字部の先鋭さを損なうことはない。

〔インタフェイス回路〕図 5 はインタフェイス回路 1 1 6 3 の構成例を示すブロック図である。同図において、

21～25はそれぞれトライステートゲートであり、それぞれ制御信号OEA, OEB, OEC, OEDまたはOEEによって制御される。表3はトライステートゲート21～25の制御例を示す。

【0109】26は画像信号入力、27は画像信号出力、28および29は他の複写機などへの入出力であ \*

モード \ 制御信号		OEA	OEB	OEC	OED	OEE
スタンダアローン時		0	1	1	1	1
重連時	出力時	0	0	1	0	1
	入力時1	1	1	0	0	1
	入力時2	1	0	1	1	0

表3に示されるように、スタンダアローンすなわち各複写機が単独で動作する場合は、信号OEAを‘0’にして、入力画像信号をトライステートゲート21を経て後段の画像処理回路へ送るとともに、他の制御信号を‘1’にして外部との接続を排除する。

【0111】また、重連すなわち複数の装置で一つの原稿画像を印刷する場合は、自身が読取った画像信号を他の装置へ送信する「出力時」と、入出力28側に接続された装置から画像信号を受信して印刷する「入力時1」と、入出力29側に接続された装置から画像信号を受信して印刷する「入力時2」とがある。「出力時」は、信号OEA, OEB, OEDを‘0’にし、信号OEC, OEEを‘1’にすることで、入力画像信号を、トライステートゲート21を経て後段の画像処理回路へ送るとともに、トライステートゲート22および24を経て他の装置へも送る。

【0112】「入力時1」は、信号OEC, OEDを‘0’にし、信号OEA, OEB, OEEを‘1’にすることで、入出力28側から入力された画像信号を、トライステートゲート23を経て後段の画像処理回路へ送るとともに、トライステートゲート24を経て入出力29側へも送る。「入力時2」は、信号OEB, OEEを‘0’にし、信号OEA, OEC, OEDを‘1’にすることで、入出力29側から入力された画像信号を、トライステートゲート25を経て後段の画像処理回路へ送るとともに、トライステートゲート22を経て入出力28側へも送る。

【0113】〔画像形成手段の校正〕本実施例においては、同一の画像信号により複数の複写機を略同時に動作させて画像を出力するが、この複数の複写機における画像安定性の維持が重要である。そこで、各複写機はテストプリント機能を有し、その出力画像によって、複写機の画像出力特性の補正と、複写機の特徴が補正可能範囲にあるか否かのチェックを行う。

【0114】テストプリントの際には、表1に示したように、図1に示した信号OE7を‘0’にし信号OE6を‘1’にすることで、パターンジェネレータ1161か

り、入出力28（A側）へ接続するある複写機と、入出力29（B側）へ接続する他の複写機とは、インタフェースケーブルで順次接続されて、図2に示したような形態をとる。

【0110】

【表3】

らのテストパターンを出力する。図42はテストプリントによって出力されたテスト画像の一例を示す図である。

【0115】同図において、2801～2804は8階調のテスト出力部分であり、2801はマゼンタで、2802はシアンで、2803はイエローで、2804は黒でそれぞれ印刷されている。これら四色の8階調テストパターンにはその複写機固有の階調特性が現れる。すなわち、複写機の個体差によって濃度の低いものや高いものが存在するが、その特性を如実に表し、このテスト画像の濃度を計測することで、複写機の画像出力特性を把握することができる。

【0116】本実施例においては、複数の複写機（図2に示した1～4）においてテストプリントを行い、その結果得られたテスト画像を同一の複写機（例えば複写機1）の原稿台ガラス1201上に載置し、その複写機のCCD1208で読取ることによって、そのテスト画像を出力した複写機の濃度特性を割出す。複数の複写機の出力を個々に読取る方式に対して、同一の複写機で読取る利点は、ある一台の複写機を基準にすることによって、各複写機の実読取特性のばらつきに起因する補正誤差を防ぐことができることである。

【0117】さらに、テスト画像上には、2805で示すような装置識別情報が付加されている。この情報は、2805a～2805eで示すような例えば白または黒のマーク群で構成され、どの複写機が出力したテスト画像かを表している。すなわち、各マークの状態（つまり白または黒）を識別し、これを二進数と対応させることによって、複写機とテスト画像とを一对一で対応させることができる。つまり、例えば、図43で示す装置識別情報2810を‘00000’と読取って一台目の複写機、同2811を‘00001’と読取って二台目の複写機、同2812を‘00010’と読取って三台目の複写機、同2813を‘00011’と読取って四台目の複写機、同2814を‘00100’と読取って五台目の複写機というよう



に対応させることになる。なお、装置識別情報は、図42や図43に示すものに限らず、バーコードあるいは数字や文字などを含む記号などであってもよい。

【0118】本実施例はこのような機能を有しているの  
で、本実施例のユーザは、どの複写機が出力したテスト  
画像かを意識することなく、複写機にそのテスト画像を  
読取らせて、そのテスト画像を出力した複写機の補正を  
行うことができる。

〔画像形成手段の構成〕本実施例においては、複数の複  
写機を同一の画像信号で略同時に動作させて印刷を行う  
が、複数の複写機の画像安定性の維持が重要である。そ  
こで、各複写機はテストプリント機能を備えていて、そ  
の出力画像によって各複写機の画像出力特性を補正す  
る。なお、該出力画像によって、各複写機が特性が補正  
可能範囲にあるか否かのチェックを行うこともできる。

【0119】テストプリント時は、表1に示したよう  
に、図1Bに示した信号OE7を‘0’にして、信号OE6を  
‘1’にすることで、パターンジェネレータ1161から  
のテストパターンを出力する。図37はテストプリン  
トされた画像の一例を示す図である。同図において、1  
801～1804はそれぞれM、C、Y、Kで描かれた8階調  
のテスト出力部分を示す。これら4色の8階調のテスト  
パターンには、その複写機固有の階調特性が現れる。す  
なわち、複写機の個体差によって濃度の高いものや低い  
ものが存在するが、その特性を如実に表し、このテスト  
プリントの濃度を計測することで、複写機の画像出力特  
性を把握することができる。

【0120】本実施例は、このテストプリントを原稿台  
ガラス1201上に載置して、その画像をCCD1208で読  
込むことにより、その複写機の濃度特性を得る。

〔濃度特性補正の手順〕図38は濃度特性補正手順の一  
例を示すフローチャートで、制御部1165に接続され  
た操作部（不図示）などから指示された場合に、制御部  
1165によって実行されるものである。

【0121】同図において、本実施例は、まずステップ  
S1でテストパターン出力設定を行う。すなわち、表1  
に示したように、パターンジェネレータ1161の出力  
を印刷するように制御信号OE1～OE7を設定する。続い  
て、ステップS2で階調補正器1164～1167を初期化  
する。すなわち、各階調補正器は、図41に示すよう  
に、入力信号と出力信号とが等しくなるように設定さ  
れる。

【0122】続いて、ステップS3でテストプリントを  
行う。テストプリントは、パターンジェネレータ1161  
によって発生され、図37に示したような画像にな  
る。前述したように、このテストプリントは、M、C、Y、K  
の4色についてそれぞれ8階調のパターンであるが、そ  
の階調値は、例えば、20(Hex)、40(Hex)、60(Hex)、80(He  
x)、A0(Hex)、C0(Hex)、E0(Hex)およびFF(Hex)である。

【0123】続いて、ステップS4で、このテストプリ

ントを原稿台ガラス1201上に載置し、該テストプリ  
ントの画像をCCD1208で読取り、ステップS5で  
読取った結果と適正值と比較することで補正値を演算  
し、ステップS6で補正可能であるか否かの判定を行  
う。もし補正可能な場合は、ステップS7で階調補正器  
1164～1167に補正値を書込み、また、補正不可  
能な場合は、ステップS8で濃度特性エラーにする。

【0124】続いて、ステップS9でテストパターン出  
力設定を解除して、表1に示した通常のコピー動作時に  
設定した後、処理を終了する。

〔濃度補正の原理〕図39は濃度補正の原理を示す図で  
ある。同図の上半分に示すグラフは、テストプリントを  
CCDで読取った場合の出力を示すもので、横軸はテス  
トプリントの階調値を、縦軸は読取値をそれぞれ示す。  
同図の2001は適正值曲線を示し、2002は実際に  
CCDから出力される値の一例を示す。なお、マゼンタ  
の値はマゼンタと補色関係にあるグリーン(G)のCCD  
1102で読取った結果を用い、シアンの値はシアンの  
補色関係にあるレッド(R)のCCD1101で読取った  
結果を用い、イエローの値はイエローの補色関係にある  
ブルー(B)のCCD1103で読取った結果を用いる。  
また、ブラックの値は三つのCCDの何れか例えばグリ  
ーン(G)のCCD1102で読取った結果を用いる。

【0125】適正值曲線2001と読取値曲線2002  
の差は、各複写機固有の出力特性のずれとして現れる。  
同図の下半分に示すグラフは、このずれを補正する階調  
補正器の補正曲線2003の一例で、縦軸は階調補正器  
の入力を、縦軸は階調補正器の出力をそれぞれ示す。補  
正曲線2003は、適正值曲線2001と読取値曲線2  
002から算出されるが、以下にその算出方法を説明す  
る。

【0126】点2004は階調値20(Hex)の適正読取値  
で、この点から横軸に対して平行に引いた直線と測定値  
曲線2002との交点2005は、階調値20(Hex)に対  
する実際の読取値を示す。従って、交点2005から縦  
軸に対して平行に引いた直線と階調補正器の入力20(He  
x)から横軸に対して平行に引いた直線との交点2006  
は、階調値20(Hex)に対する補正値を示すことになる。  
他の階調において同様な演算操作を繰返して補正値を得  
れば、補正曲線2003を得ることができる。

【0127】〔濃度補正が不可能な場合〕ここで、すべ  
ての場合に濃度補正であるわけではなく、適正曲線から  
読取値が著しくかけ離れている場合は補正不可能であ  
る。すなわち、図40の上半分に一例を示すように、適  
正值曲線2101に比べて読取値曲線2012が著しく  
かけ離れている場合、補正曲線は2103に示すよう  
になり、領域2104および2015では補正曲線が飽和  
し補正不可能である。この飽和部分が全体の極一部であ  
れば実質上問題ないが、図40に示すような場合はこの  
部分の階調が補正されず無視できない。

【0128】〔重連システムにおける濃度補正〕重連システムにおいては、各装置毎に独立して濃度補正を行う。もし、濃度補正が不可能と判定された装置がシステムに含まれる場合は、その装置を除いた装置で画像を出力することになる。なお、上述の説明および図面においては、 $4 \times 4$ ブロック化による符号化方式を例に挙げて説明したが、本実施例はこれに限定されるものではなく、 $m \times n$ のブロック化や、他のブロック量子化や直交変換などの符号化方式を用いることができる。

【0129】また、上述の説明および図面においては、テストプリントとして各現像色単色の階調画像を出力して、出力濃度特性を補正する例を説明したが、本実施例はこれに限定されるものではなく、テストプリントとして各現像色が混色した画像を出力して、この画像を読み込み、例えば、(14)式の $a_{11} \sim a_{44}$ までの各係数を最適値に補正してもよい。この場合、各装置の色味特性を補正することになる。

【0130】また、上述の説明および図面においては、重連システムに接続された各装置それぞれが、自身が出力したテストプリントの画像を自身の画像読取手段で読取って、自身の出力特性を補正する例を説明した。この場合、重連システムに接続された各装置の画像読取手段の読取特性が略一致していることが前提であり、読取特性にばらつきがある場合は、各装置の出力特性を補正しきれない場合がある。

【0131】そこで、重連システムに接続された各装置が出力したテストプリントの画像を、特定の装置の画像読取手段によって読取って、各装置の補正値を算出し、算出した補正値に対応する装置に転送することで、各装置の出力特性を補正すれば、複数の装置の出力特性を精度よく合わせるができる。勿論、画像読取手段が出力した画像信号をそのまま対応する装置に転送して、その装置で補正値を算出しても同じ効果がある。

【0132】以上説明したように、本実施例は、カラー複写機などの画像形成装置を重連したシステムにおいて、個々の装置毎に濃度（または色味）の校正手段を備えることによって、装置それぞれが出力したテストプリントを読取った結果から補正の可否を判定して、補正可能な場合は出力特性を補正するので、各装置が出力した画像間の濃度（または色味）を揃えることができる。

【0133】なお、本発明は、複数の機器から構成されるシステムに適用しても、一つの機器からなる装置に適用してもよい。また、本発明は、システムあるいは装置にプログラムを供給することによって達成される場合にも適用できることはいうまでもない。

#### 【0134】

【発明の効果】以上、本発明によれば、テスト画像を読取った画像信号に基づいて画像信号の補正値を設定する画像形成システムを提供でき、例えば、複数の画像形成装置で同一ソースの画像を出力した場合その濃度や色味

を揃える効果がある。

【図面の簡単な説明】

【図1A】本発明にかかる一実施例の画像処理部の構成例を示すブロック図である。

【図1B】本実施例の画像処理部の構成例を示すブロック図である。

【図2】本実施例のシステム構成例を示す図である。

【図3】本実施例の符号化方式における $4 \times 4$ 画素ブロックの符号長の一例を示す図である。

【図4】図2に示す複写機の概観図である。

【図5】図1Aに示すインタフェース回路の構成例を示すブロック図である。

【図6】変倍処理の一例を示す図である。

【図7】図1Bに示す画素補正回路の構成例を示すブロック図である。

【図8】図7に示す最大値検出回路の詳細な構成例を示すブロック図である。

【図9】図7に示す平滑化回路の詳細な構成例を示すブロック図である。

【図10】図7に示す画素エッジ検出回路の詳細な構成例を示すブロック図である。

【図11】注目画素とその周辺画素との一例を示す図である。

【図12】図1Bに示す色空間変換器の構成例を示すブロック図である。

【図13】図12に示す係数 $a_1, a_2, a_3$ および $a_4$ の選択例を示す図である。

【図14】図1Aに示す符号器 $a$ の詳細を示すブロック図である。

【図15】本実施例の明度情報符号化の概念を示す図である。

【図16】本実施例の明度情報符号化の概念を示す図である。

【図17】図14に示すグループ化回路の詳細な構成例を示すブロック図である。

【図18】図14に示すLGAIN算出器の詳細な構成を示すブロック図である。

【図19】図18に示す副走査方向最大値／最小値検出回路の詳細な構成例を示すブロック図である。

【図20】図18に示す主走査方向最大値検出回路の詳細な構成を示すブロック図である。

【図21】図18に示す主走査方向最小値検出回路の詳細な構成を示すブロック図である。

【図22】図1Aに示す符号器 $b$ の詳細な構成を示すブロック図である。

【図23】図22に示す量子化器の詳細な構成を示すブロック図である。

【図24】図22に示す量子化器の詳細な構成を示すブロック図である。

【図25】本実施例の画素ブロックの一例を示す図であ

る。

【図26】図1Bに示す空間フィルタの構成例を示すブロック図である。

【図27】図26に示す係数 $b_0$ ,  $b_1$ および $b_2$ と信号 $K_2$ との関係例を示す図である。

【図28】図1Aに示す $4 \times 4$ エリア処理回路の構成例を示すブロック図である。

【図29】本実施例の副走査位置カウント信号 $XPHS$ と主走査位置カウント信号 $YPHS$ とを出力するカウンタ回路の構成例を示す図である。

【図30】本実施例の装置タイミングチャート例である。

【図31】本実施例の文字画素検出に関する具体的なエリア処理の一例を示す図である。

【図32】本実施例の画像補正結果の一例を示す図である。

【図33】図1Aに示す符号器aのタイミングチャート例である。

【図34】図1Aに示す符号器bのタイミングチャート例である。

【図35】図1Bの復号器aの詳細な構成例を示すブロック図である。

【図36】図1Bの復号器bの詳細な構成例を示すブロック図である。

【図37】本実施例のテストプリント画像の一例を示す図である。

【図38】本実施例の濃度特性補正手順の一例を示すフローチャートである。

【図39】本実施例の濃度補正の原理を示す図である。

【図40】濃度補正が不可能な場合の一例を示す図である。

【図41】図1Bに示す階調補正器の初期化状態の入出力例を示す図である。

【図42】テストプリントによって出力されたテスト画\*

\* 像の一例を示す図である。

【図43】図42に示す装置識別情報の使用例を示す図である。

【符号の説明】

1~4 フルカラー複写機（複写機）

5~7 インタフェイスクーブル

205 副走査方向最大値／最小値検出回路

214 主走査方向最大値検出回路

215 主走査方向最小値検出回路

10 411~414 画素エッジ検出回路

416~419 平滑化回路

704 アダマール変換回路

709 グループ化回路

715 LGAIN算出器

724, 728 量子化器

1163 インタフェイス回路

1112 色空間変換器

1113 明度情報の符号器a

1114 色度情報の符号器b

20 1115 特徴抽出回路

1116 画像メモリ

1141~1144 濃度信号生成部

1117 明度情報の復号器a

1118 色度情報の復号器b

1119 色空間変換器

1120 濃度変換器

1121 空間フィルタ

1122 画像補正回路

1161 パターンジェネレータ

30 1164~1167 階調補正器

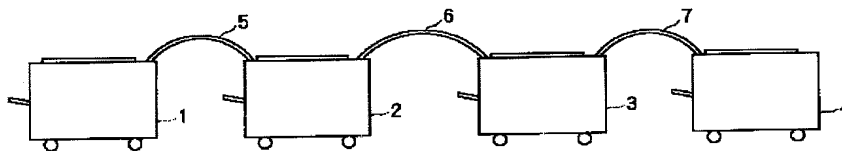
1165 制御部

1212 画像処理部

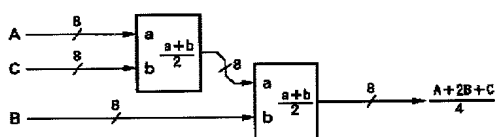
2501 色空間変換器

2514 黒抽出回路

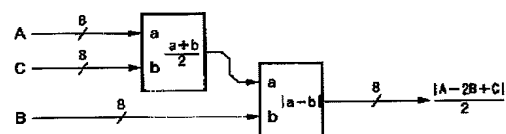
【図2】



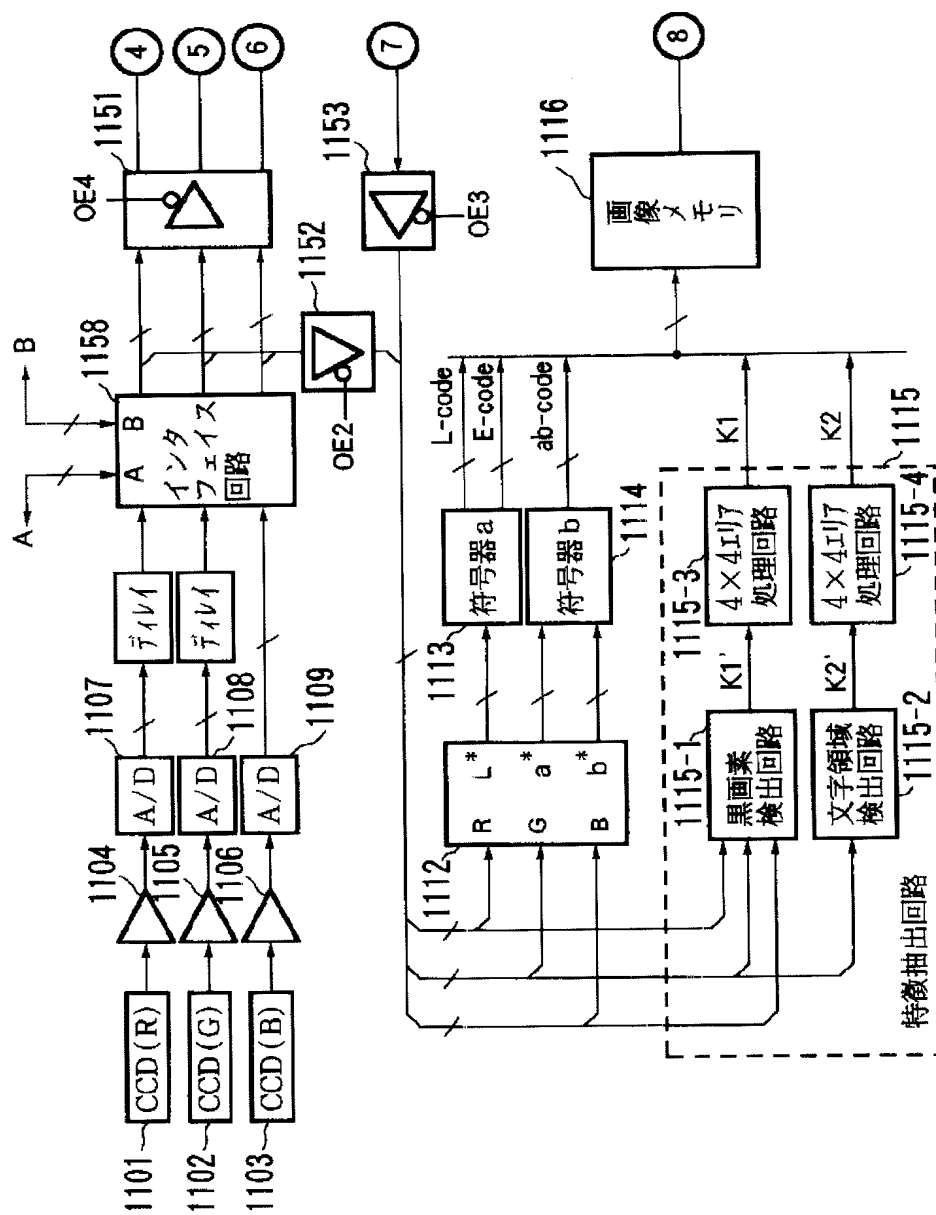
【図9】



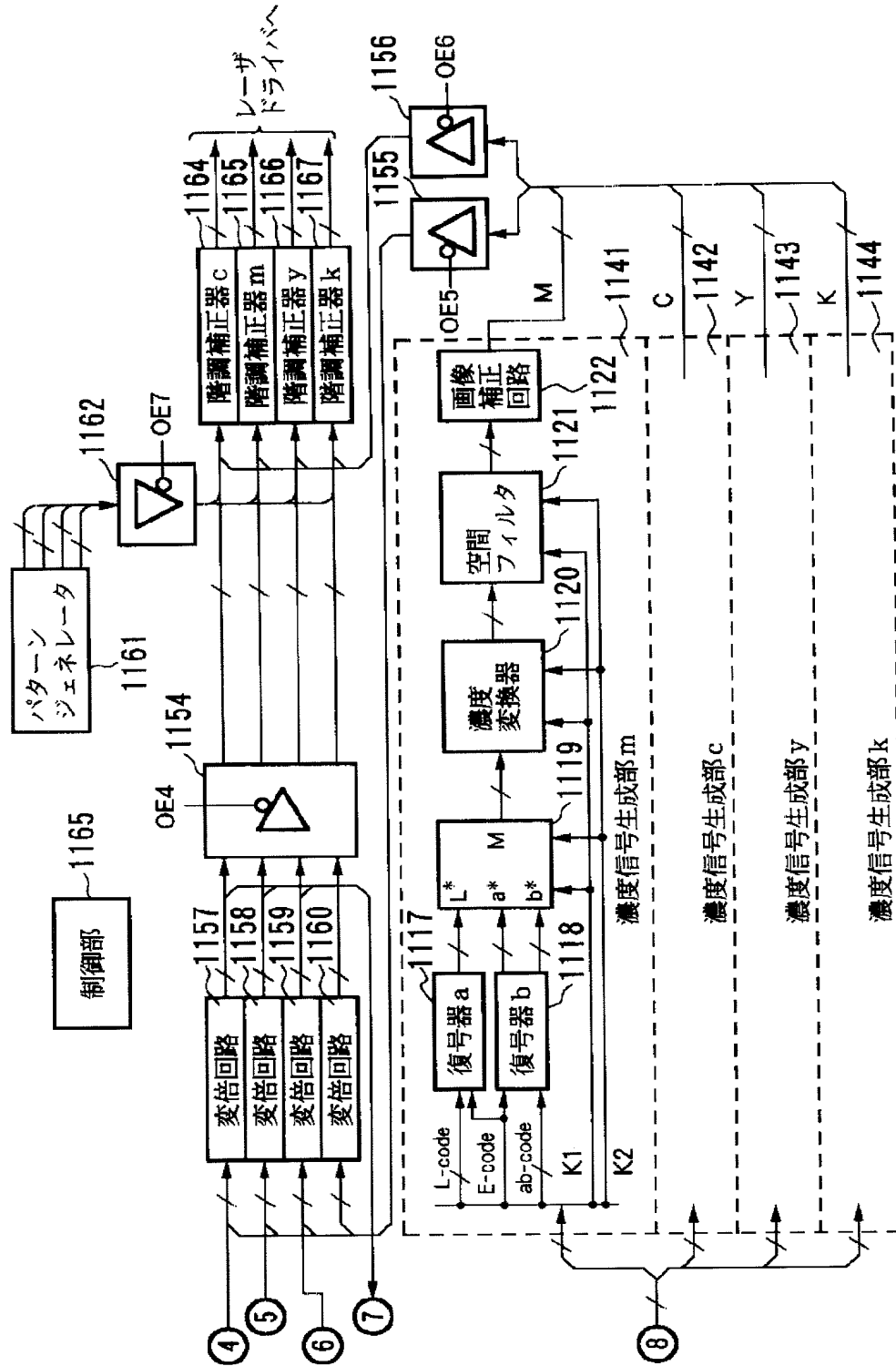
【図10】



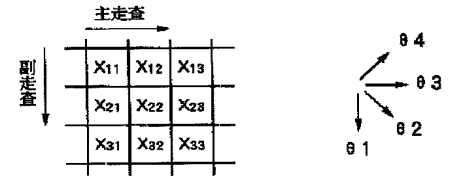
【図 1 A】



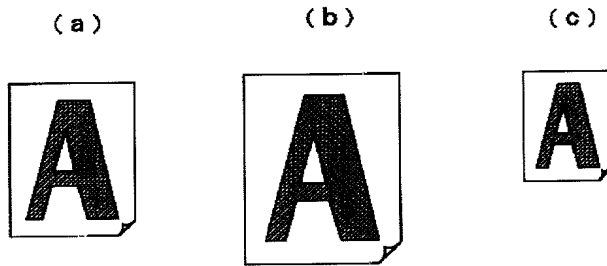
【図 1 B】



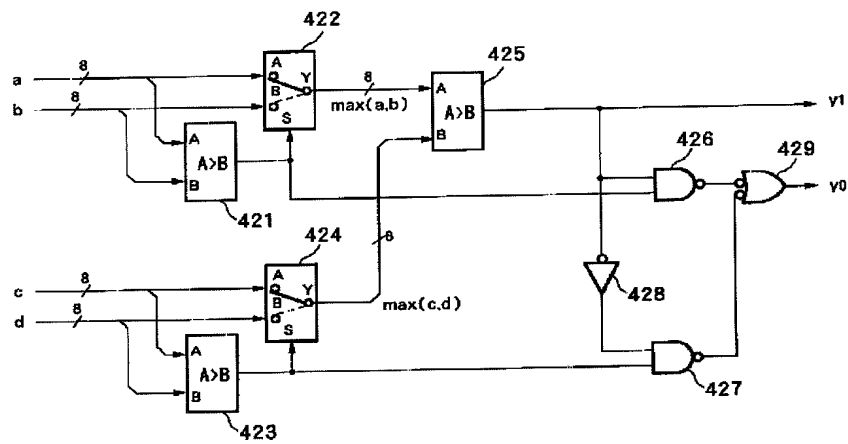
【図 1 1】



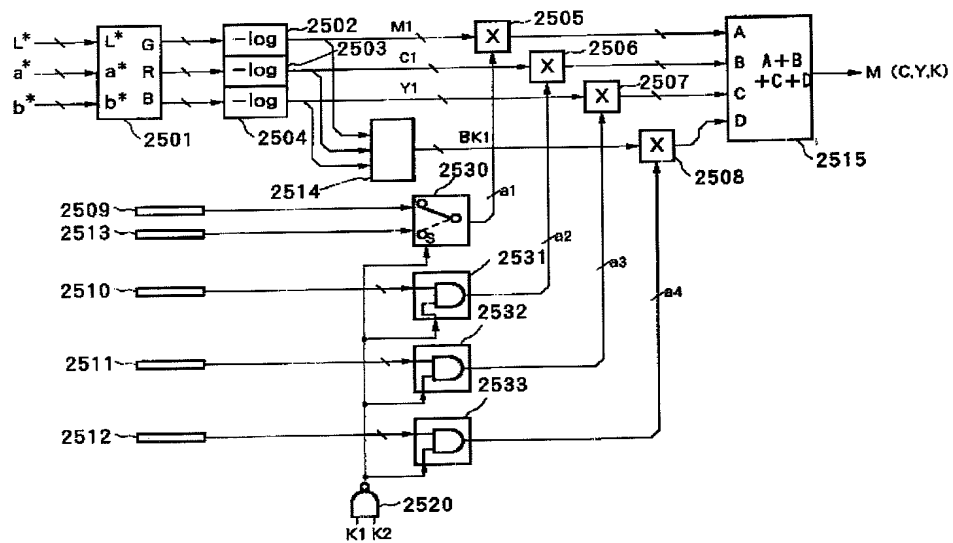
【図 6】



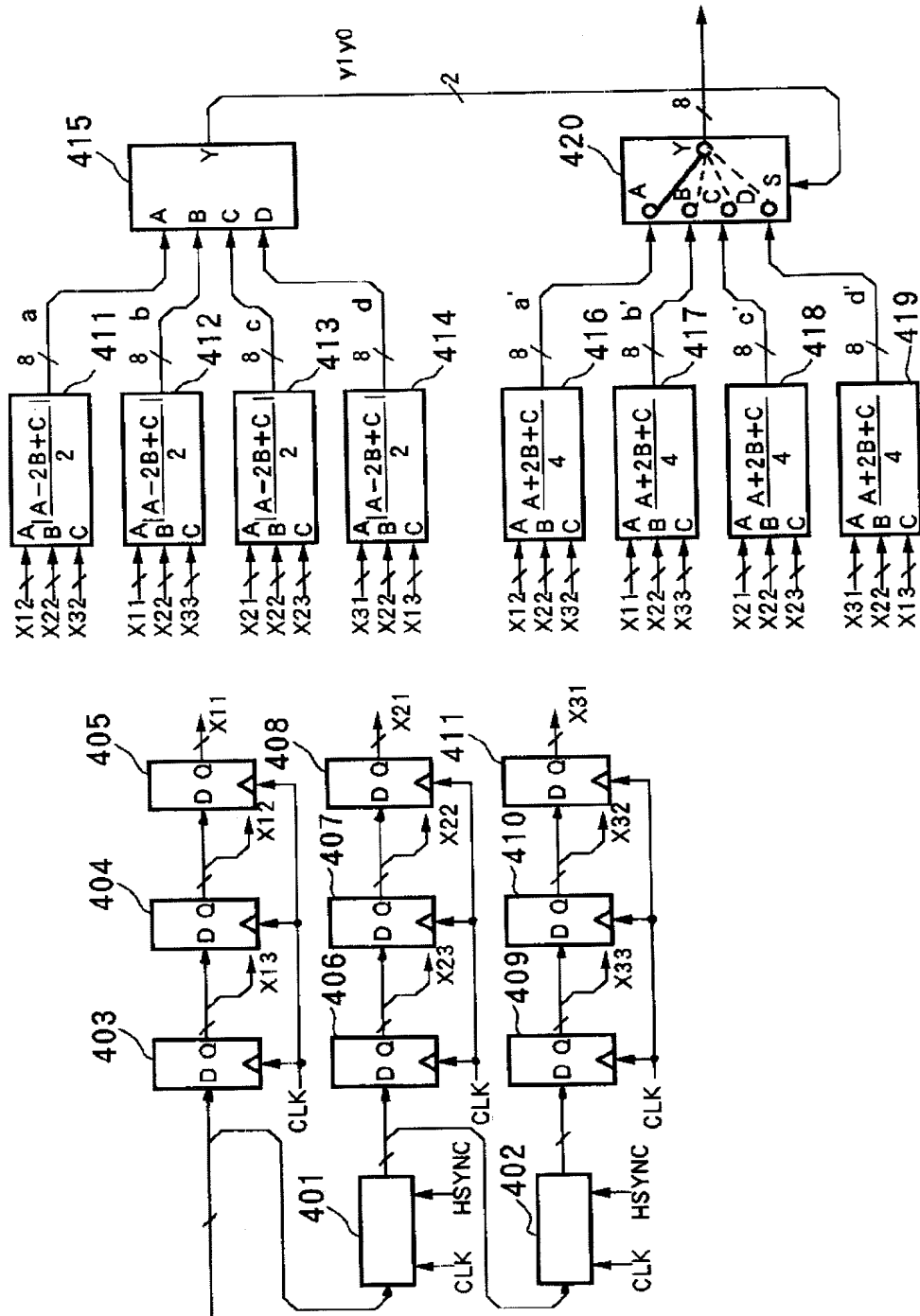
【図 8】



【図 12】



【図 7】





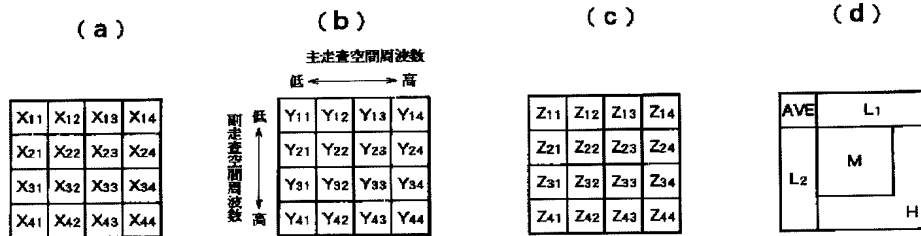
【図 13】

K1 □ K2	現色	a1	a2	a3	a4	備 考
0	M	a11	a21	a31	a41	非黒文字部マゼンタ現像
	C	a12	a22	a32	a42	非黒文字部シアン現像
	Y	a13	a23	a33	a43	非黒文字部イエロー現像
	K	a14	a24	a34	a44	非黒文字部ブラック現像
1	M	0	0	0	0	黒文字部マゼンタ現像
	C	0	0	0	0	黒文字部シアン現像
	Y	0	0	0	0	黒文字部イエロー現像
	K	a14'	0	0	0	黒文字部ブラック現像

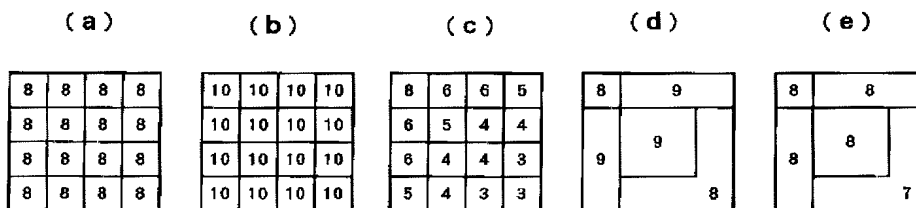
【図 27】

K2	b0	b1	b2	フィルタの形	
0	$\frac{4}{8}$ =b01	$\frac{1}{8}$ =b11	$\frac{1}{8}$ =b21	$\frac{1}{8}$	$\begin{bmatrix} 1 & & \\ & 4 & \\ & & 1 \end{bmatrix}$ スムージング フィルタ
1	$\frac{12}{8}$ =b02	$\frac{1}{8}$ =b12	$-\frac{1}{8}$ =b22	$\frac{1}{8}$	$\begin{bmatrix} -1 & & \\ & 12 & \\ & & -1 \end{bmatrix}$ エッジ強調 フィルタ

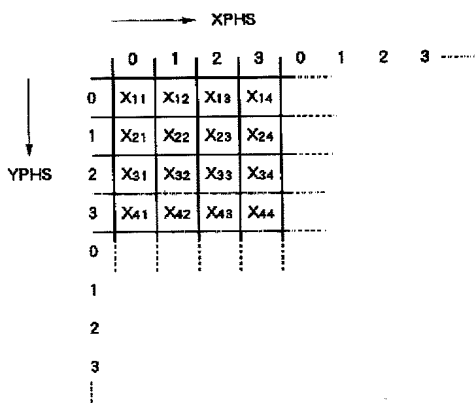
【図 15】



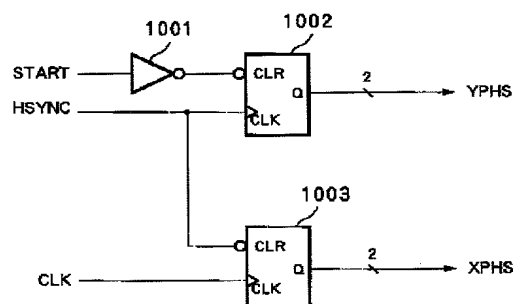
【図 16】



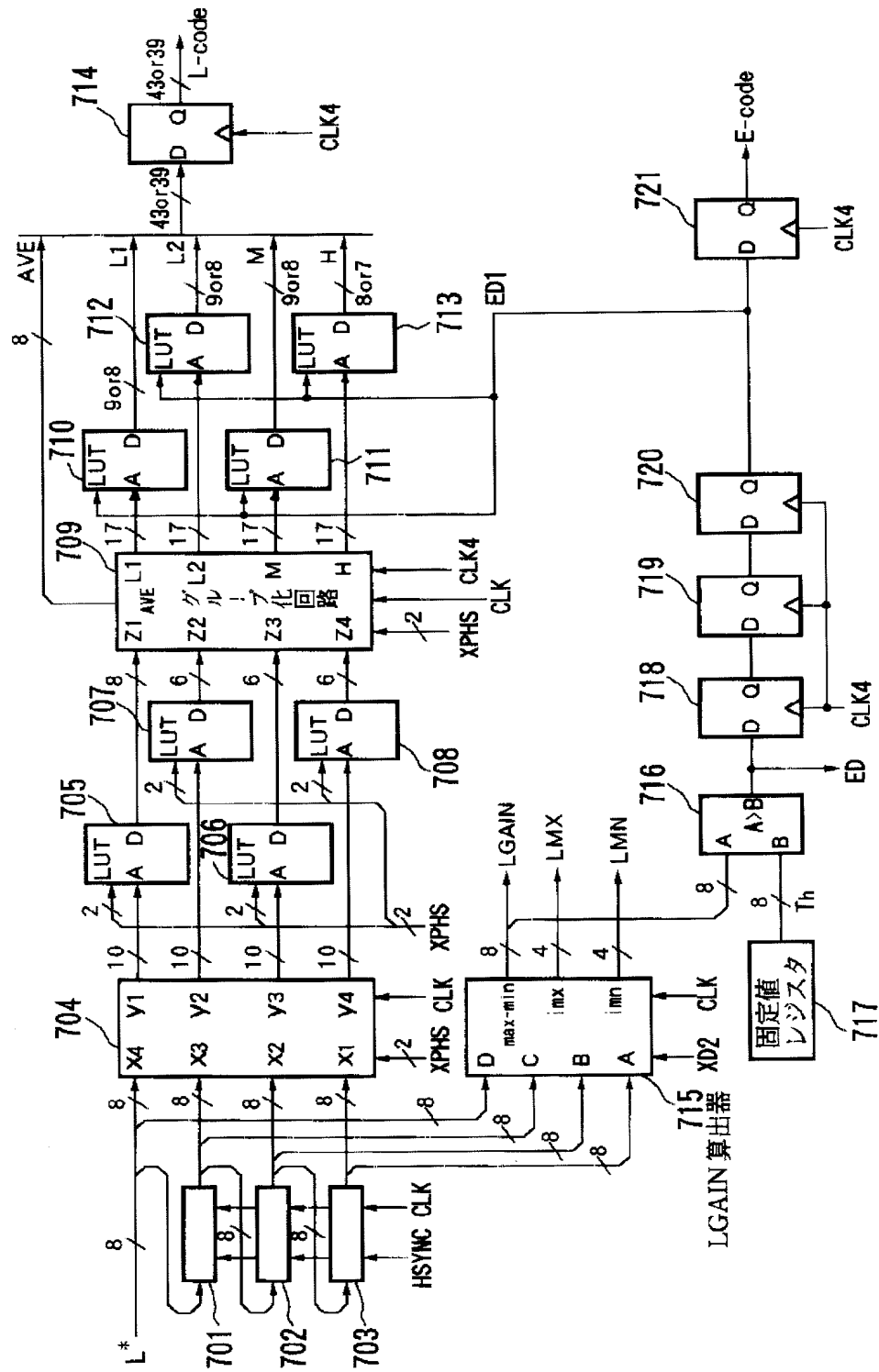
【図 25】



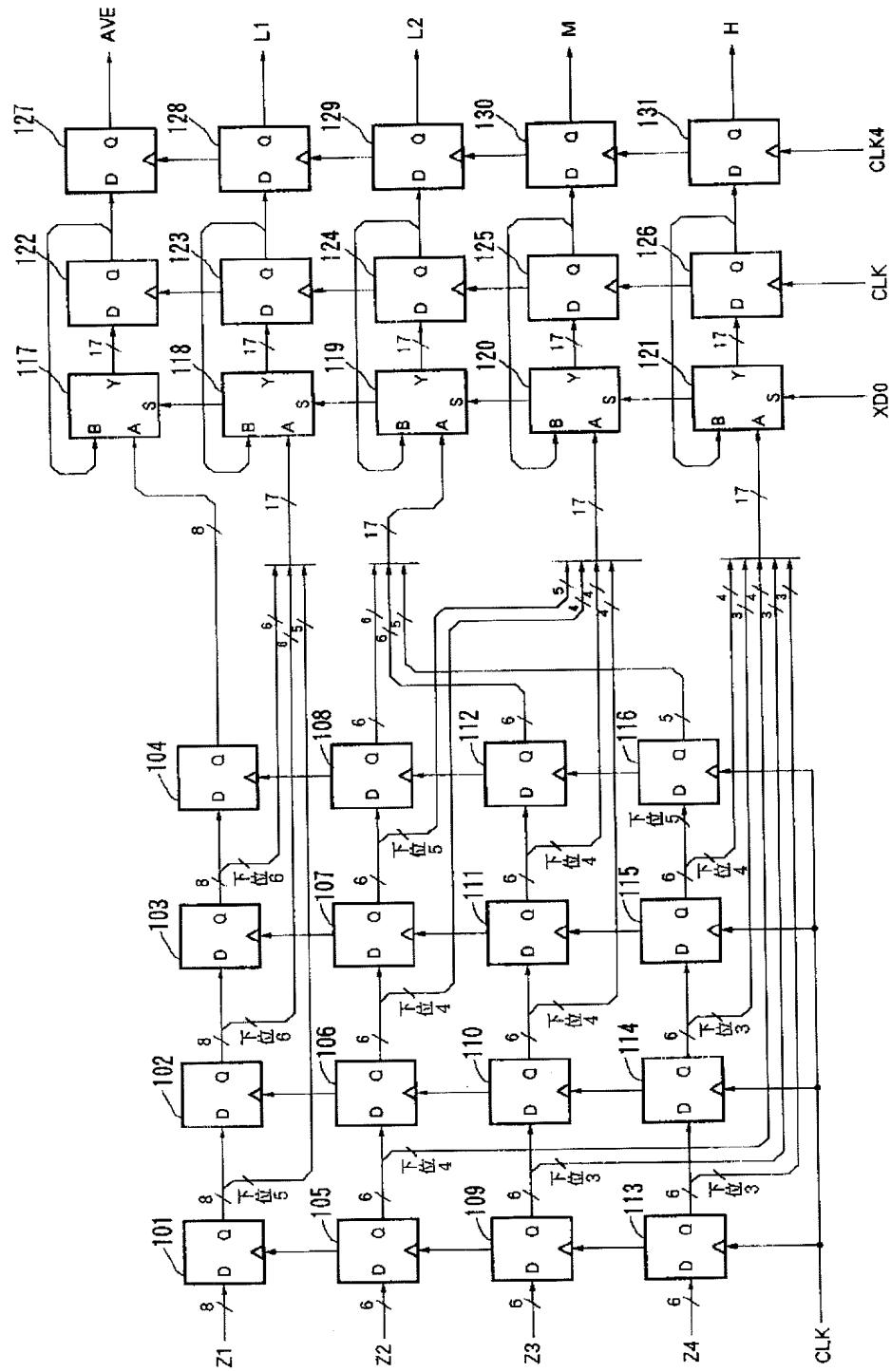
【図 29】



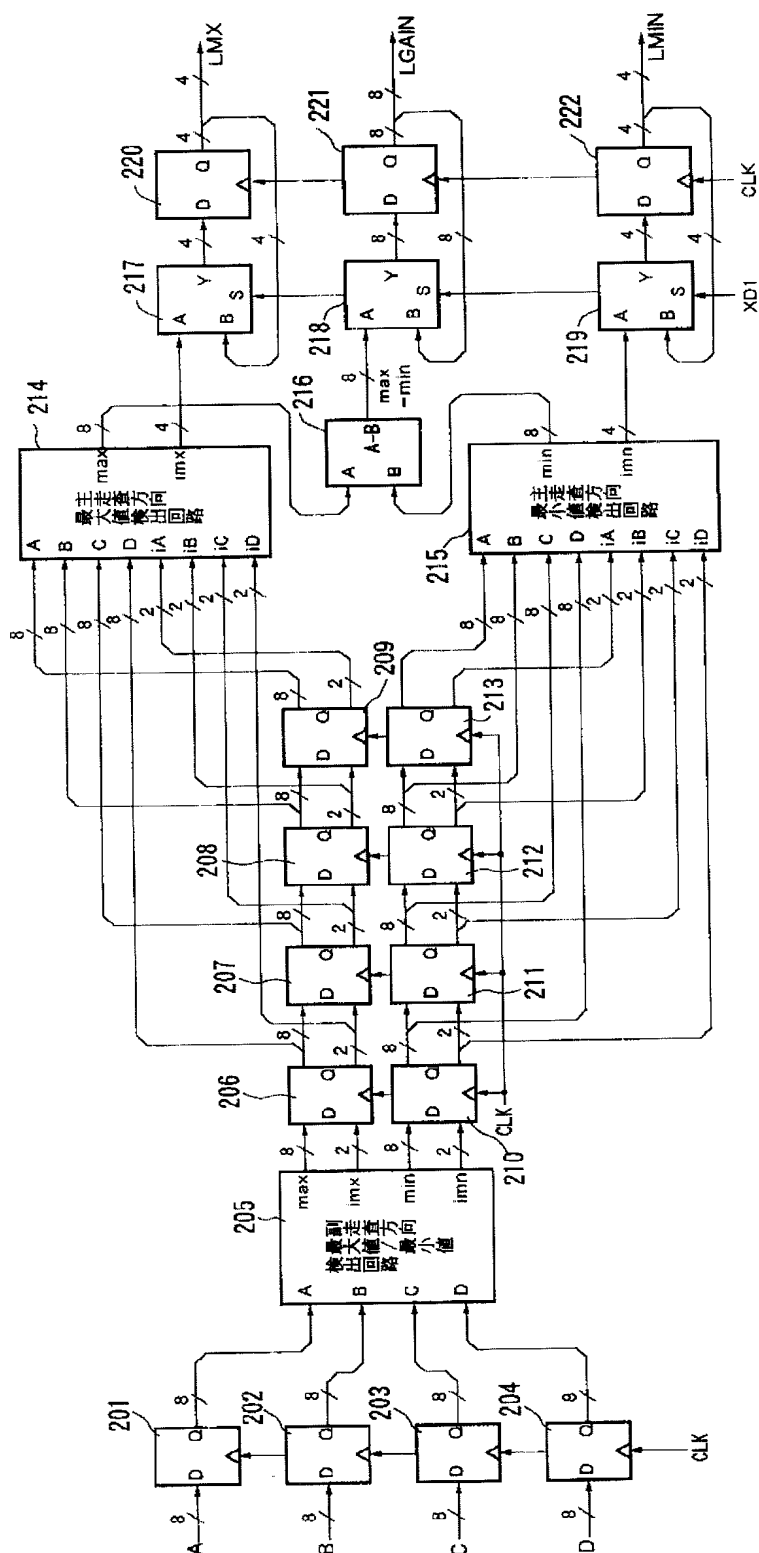
【図14】



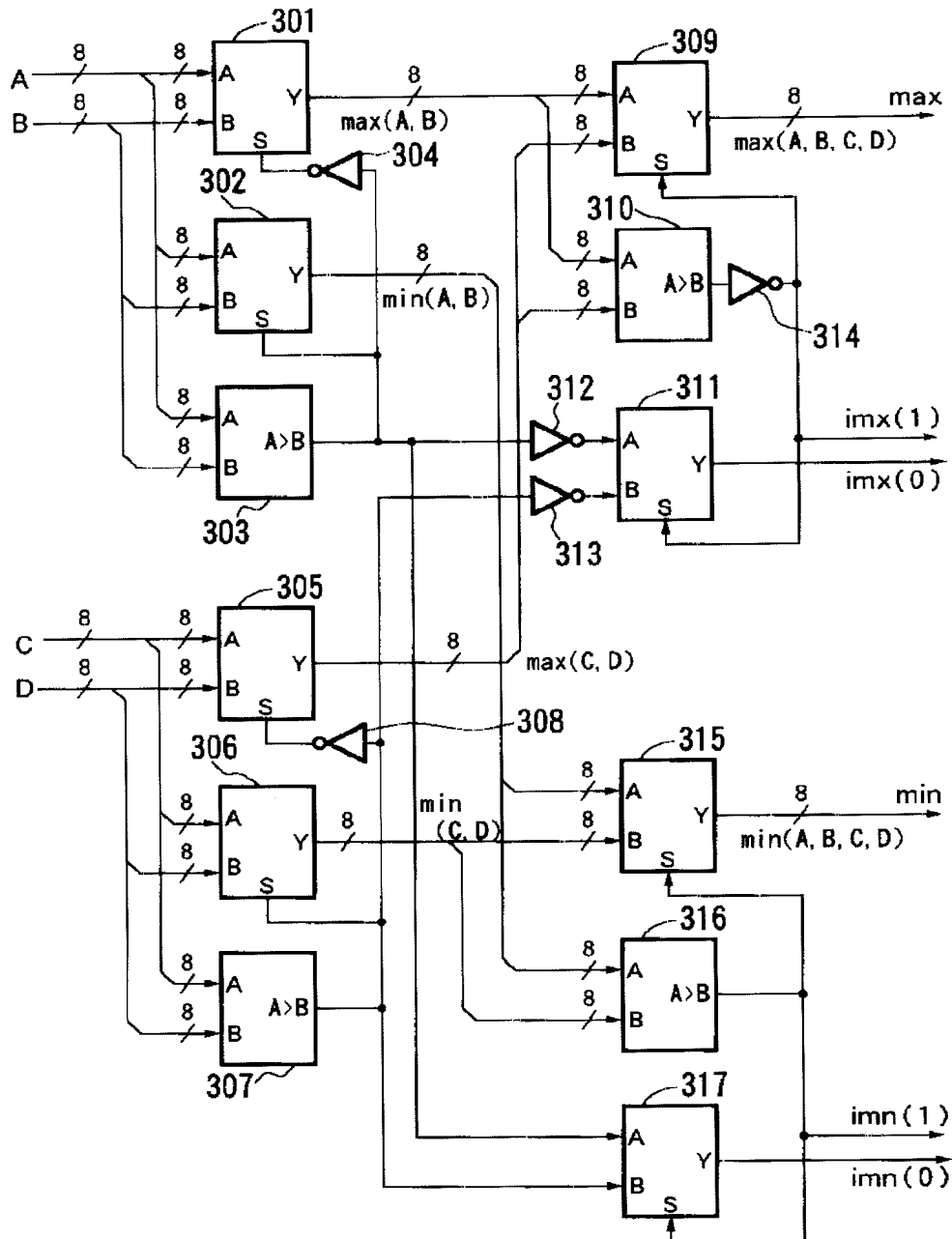
【図17】



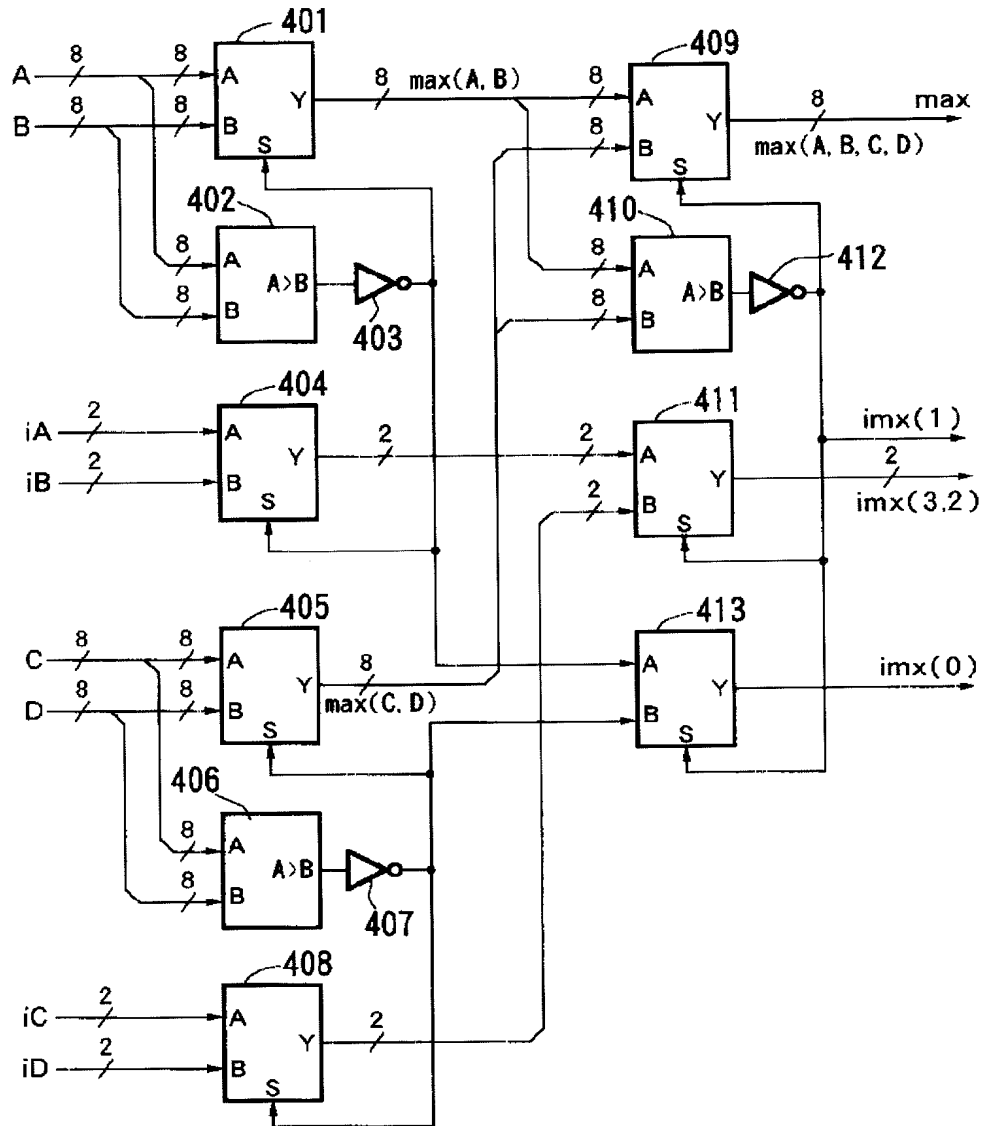
【图 18】



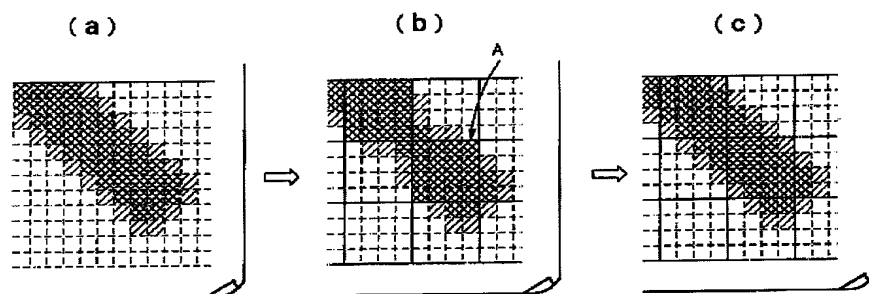
【図 19】



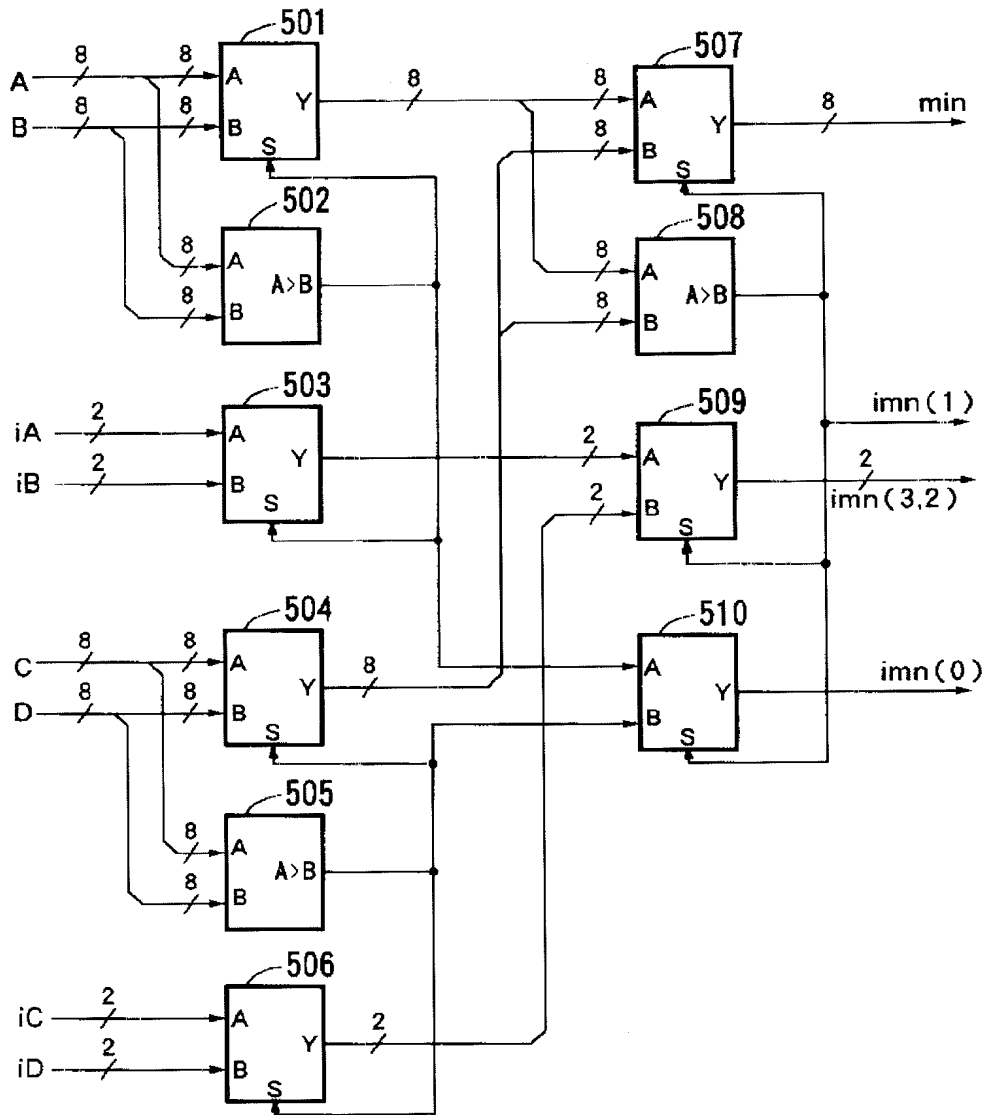
【図 20】



【図 32】



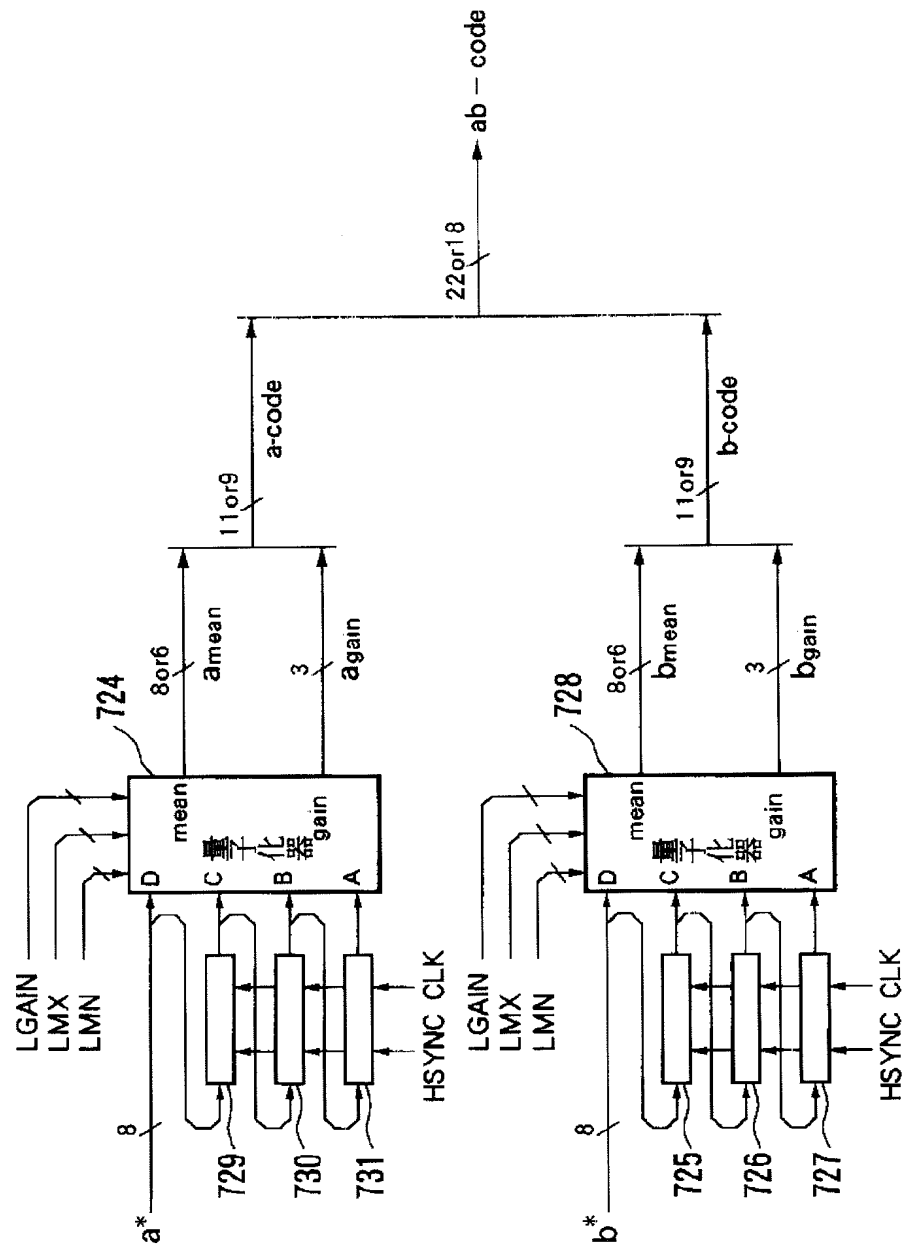
【図21】



【図43】

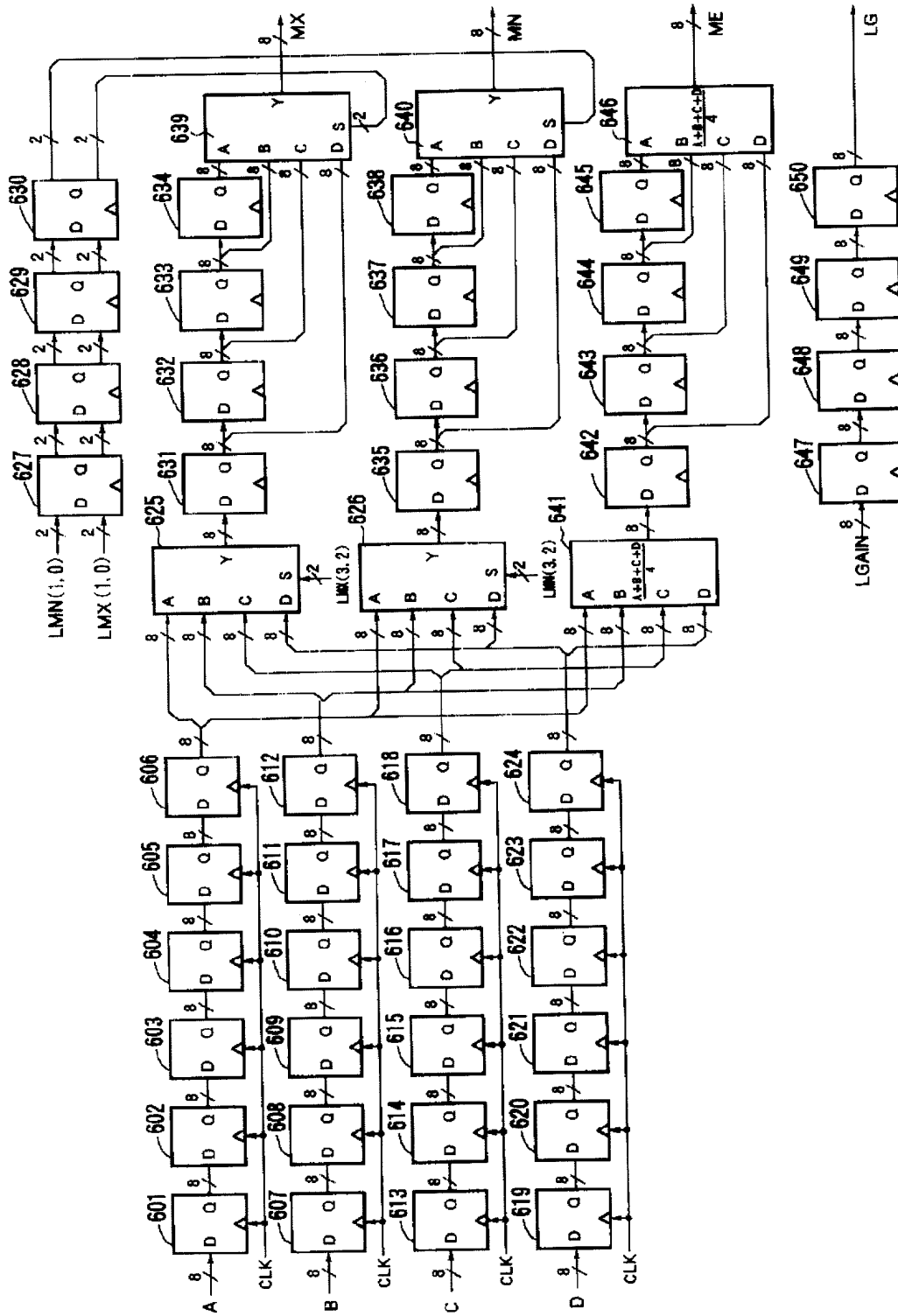


【図 2 2】



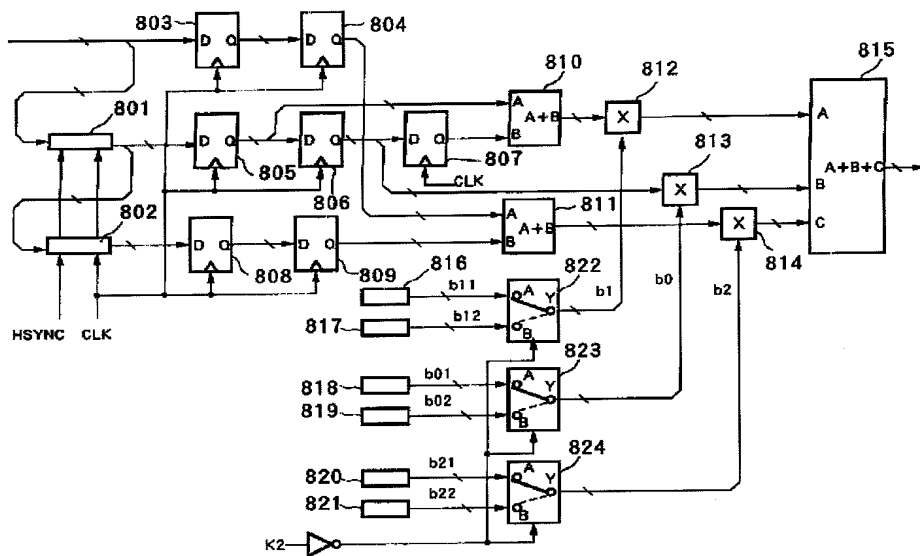


【図23】

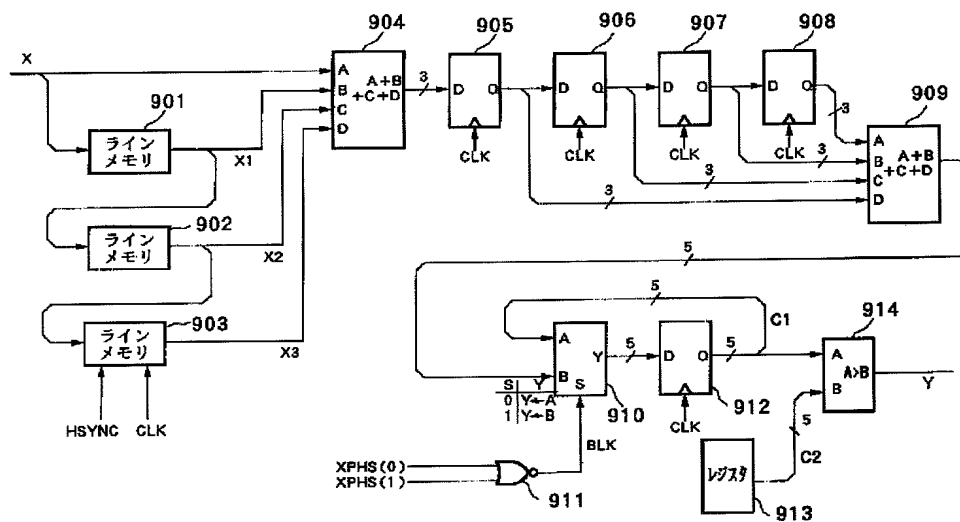




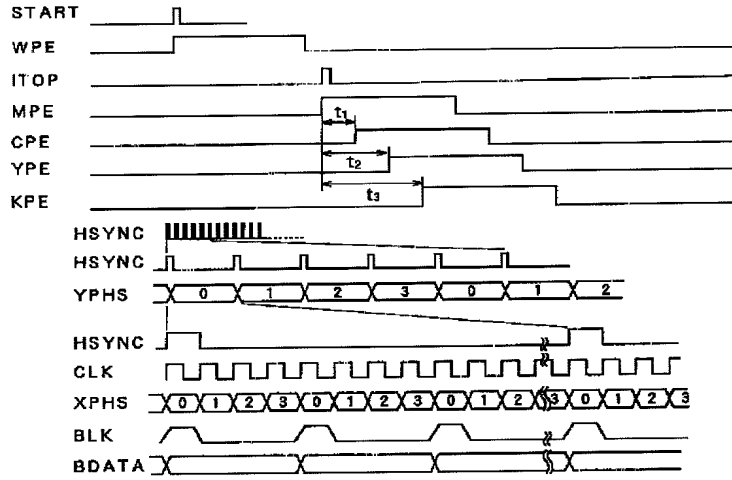
【図 26】



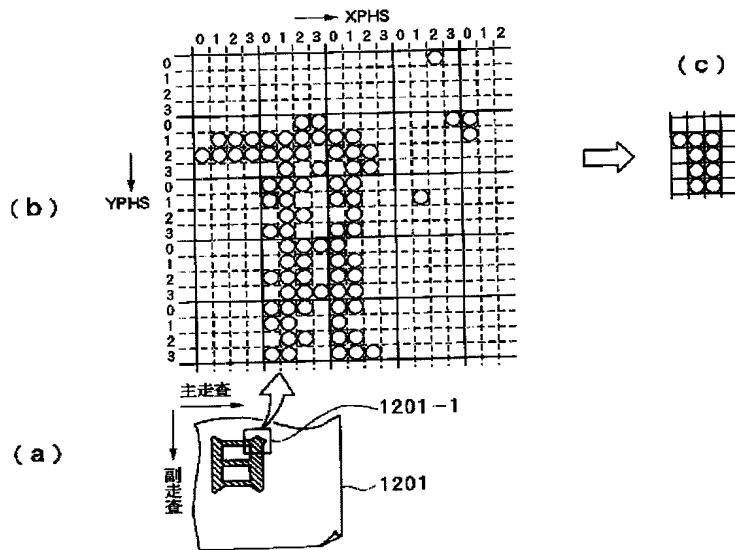
【図 28】



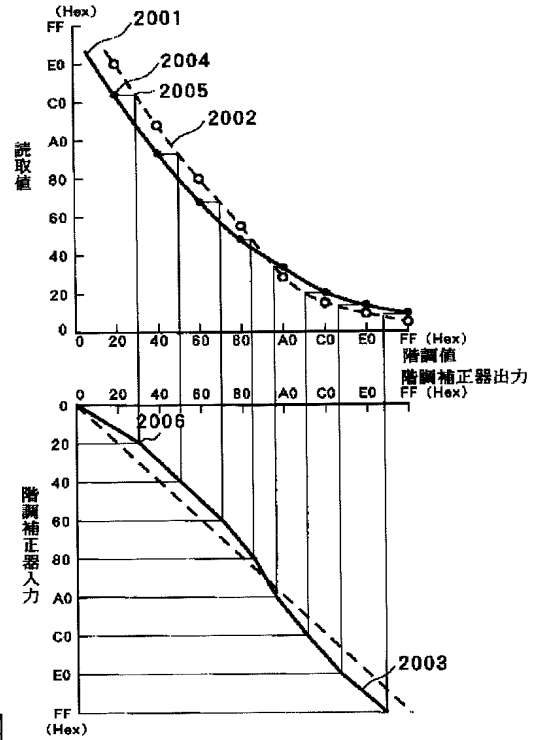
【図30】



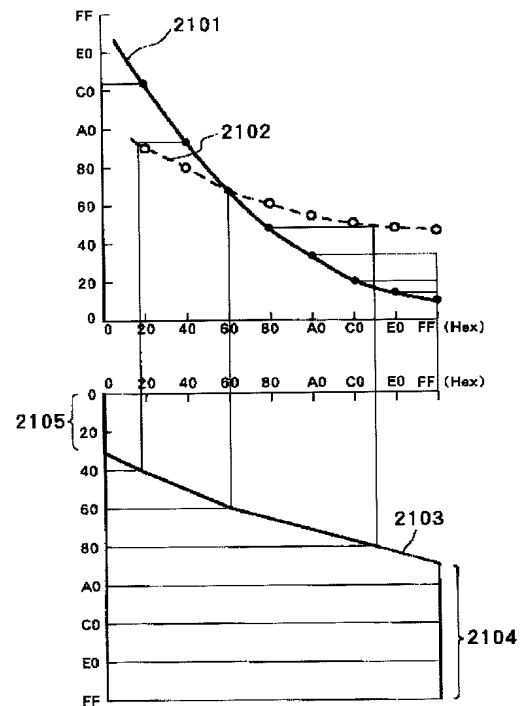
【図31】



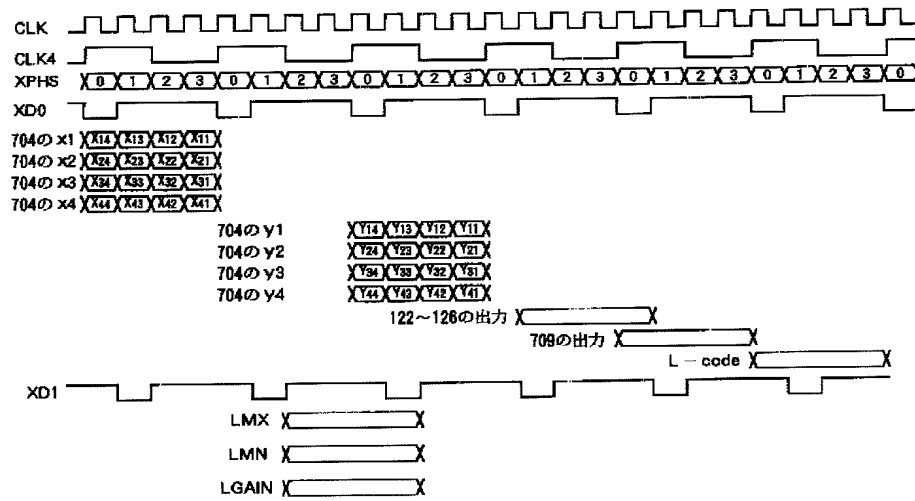
【図39】



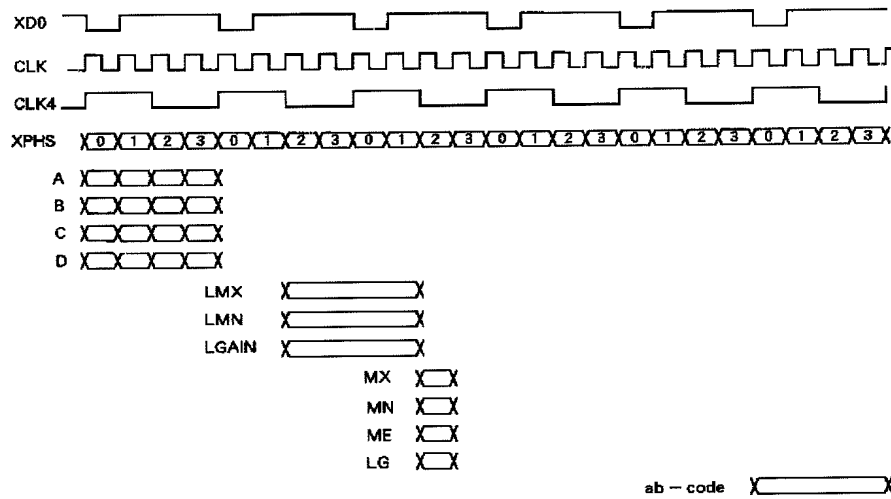
【図40】



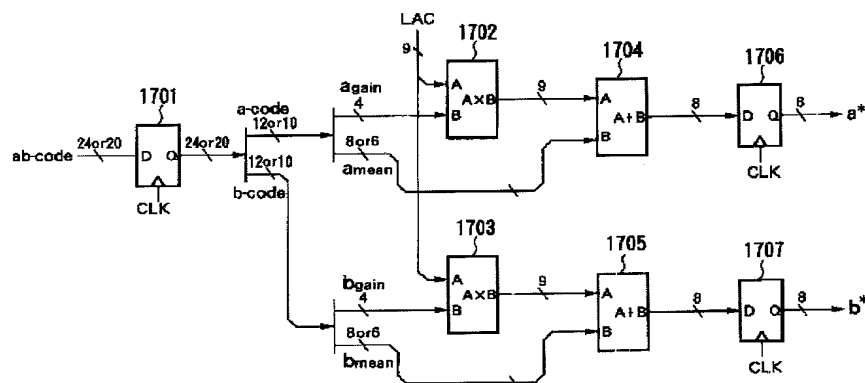
【図 3 3】



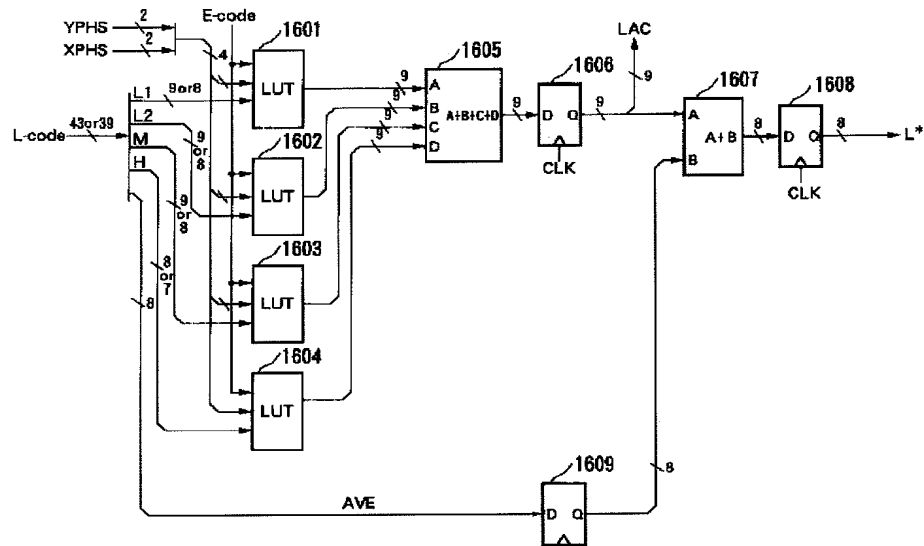
【図 3 4】



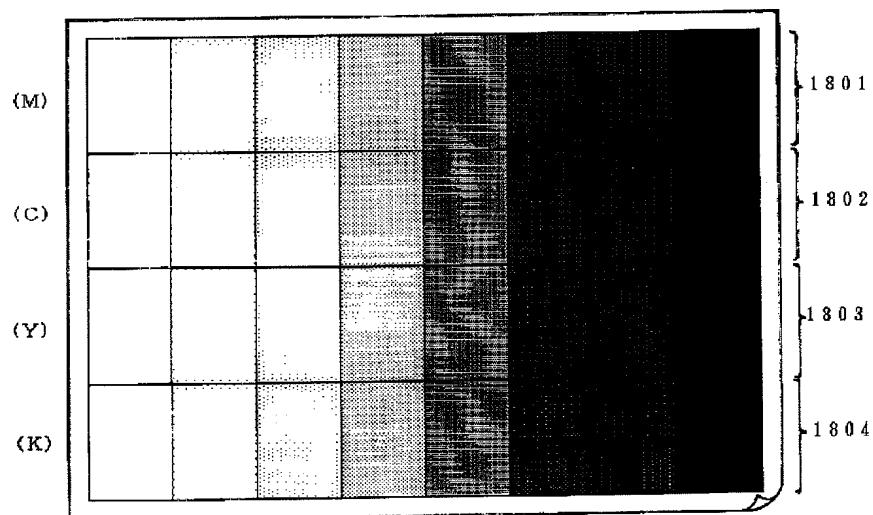
【図 3 6】



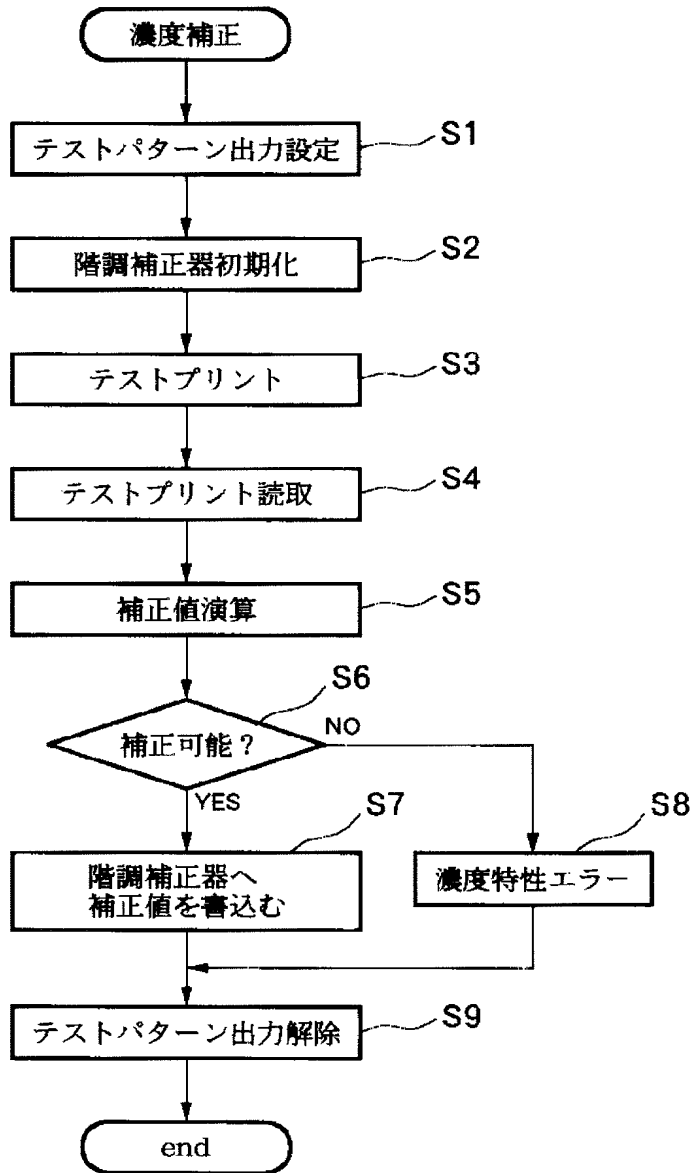
【図 3 5】



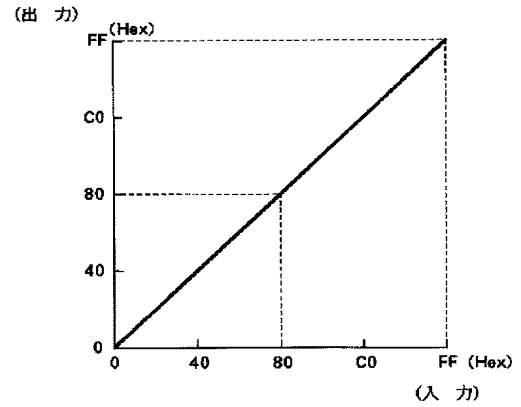
【図 3 7】



【図 38】



【図 41】



【図 4 2】

